

ESP32-S2 系列芯片

技术规格书 版本 1.9

Xtensa® 单核 32 位 LX7 微处理器

2.4 GHz Wi-Fi (802.11 b/g/n)

芯片封装内可叠封 flash 和 PSRAM

43 个 GPIO, 丰富的外设

QFN56 (7×7 mm) 封装

包括:

ESP32-S2

ESP32-S2FH2 – [停产 \(EOL\)](#)

ESP32-S2FH4

ESP32-S2FN4R2

ESP32-S2R2

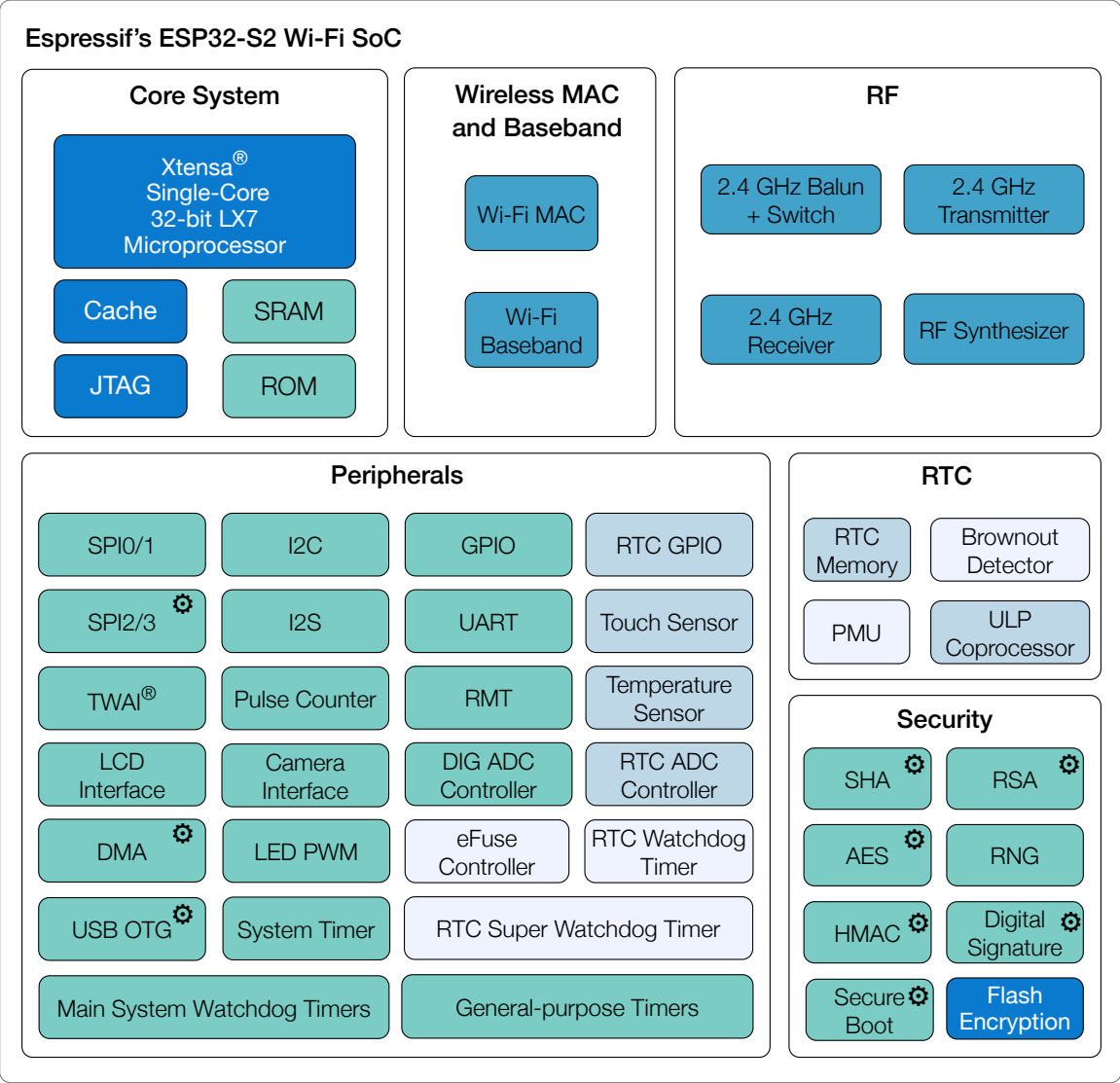


ESPRESSIF

产品概述

ESP32-S2 是一款高集成度的低功耗 MCU 系统级芯片 (SoC), 支持 2.4 GHz Wi-Fi 无线通信。芯片集成了 Xtensa® 32 位 LX7 单核处理器、超低功耗协处理器、Wi-Fi 基带、RF 模块以及外设。

芯片的功能框图如下图所示。



Modules having power in specific power modes:

- Active
- Active and Modem-sleep
- Active, Modem-sleep, and Light-sleep; optional in Light-sleep
- Active, Modem-sleep, Light-sleep, and Deep-sleep
- all modes

ESP32-S2 功能框图

更多关于功耗的信息，请参考章节 4.1.3.3 电源管理单元。

产品特性

Wi-Fi

- 支持 IEEE 802.11 b/g/n 协议
- 在 2.4 GHz 频带支持 20 MHz 和 40 MHz 频宽
- 支持单频 1T1R 模式，数据速率高达 150 Mbps
- 无线多媒体 (WMM)
- 帧聚合 (TX/RX A-MPDU, RX A-MSDU)
- 立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation & defragmentation)
- Beacon 自动监测 (硬件 TSF)
- 4 个虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式/SoftAP 模式/混杂模式
请注意 ESP32-S2 在 Station 模式下扫描时，SoftAP 信道会同时改变
- 天线分集
- 802.11mc FTM

CPU 和存储

- Xtensa® 32 位 LX7 单核处理器
- 时钟频率：最高 240 MHz
- CoreMark® 分数：
 - 240 MHz: 542.80 CoreMark; 2.26 CoreMark/MHz
- ROM: 128 KB
- SRAM: 320 KB
- RTC SRAM: 16 KB
- 封装内 flash 和 PSRAM (不同型号有差异，详见章节 1 [ESP32-S2 系列型号对比](#))
- SPI/QSPI/OSPI 接口外接多个 flash 和片外 RAM
- 通过 cache 加速 flash 访问
- 支持 flash 在线编程 (ICP)

高级外设接口

- 43 个可编程 GPIO
- 数字接口：
 - 4 个 SPI

- I2S
- 2 个 I2C
- 2 个 UART
- RMT (TX/RX)
- LED PWM 控制器，多达 8 个通道
- 4 个脉冲计数器
- 全速 USB OTG
- DVP 8/16 camera 接口，与 I2S 共用一套硬件资源
- LCD 接口 (8 位串口 RGB/8080/6800)，与 SPI2 共用一套硬件资源
- LCD 接口 (8/16/24 位并口)，与 I2S 共用一套硬件资源
- DMA 控制器
- TWAI® 控制器，兼容 ISO11898-1 (CAN 规范 2.0)
- 模拟接口：
 - 2 个 12 位 SAR 模/数转换器，多达 20 个通道
 - 2 个 8 位数/模转换器
 - 14 个电容式传感 GPIO
 - 温度传感器
- 定时器：
 - 64 位通用定时器
 - 64 位系统定时器
 - 3 个看门狗定时器
 - 超级看门狗定时器
 - XTAL32K 看门狗定时器

功耗管理

- 通过选择时钟频率、占空比、Wi-Fi 工作模式和单独控制内部器件的电源，实现精准电源控制
- 针对典型场景设计的五种功耗模式：Active、Modem-sleep、Light-sleep、Deep-sleep、Hibernation
- 超低功耗协处理器 (ULP)：
 - ULP-RISC-V 协处理器
 - ULP-FSM 协处理器
- Deep-sleep 模式下 RTC 存储器仍保持工作

安全机制

- 安全启动 - 内部和外部存储器的权限控制
- Flash 加密 - 加密和解密存储器
- 4096 位 OTP，用户可用的高达 1792 位
- 加密硬件加速器：
 - AES-128/192/256 (FIPS PUB 197)
 - Hash (FIPS PUB 180-4)
 - RSA
 - 随机数生成器 (RNG)
 - HMAC
 - 数字签名

RF 模块

- 天线开关、射频巴伦 (balun)、功率放大器、低噪声放大器
- 802.11b 传输功率高达 +19.5 dBm
- 802.11n 传输功率高达 +18 dBm

应用

低功耗芯片 ESP32-S2 专为物联网 (IoT) 设备而设计，应用领域包括：

- | | |
|----------|--------------------|
| • 智能家居 | • 通用低功耗 IoT 传感器集线器 |
| • 工业自动化 | • 通用低功耗 IoT 数据记录器 |
| • 医疗保健 | • 摄像头视频流传输 |
| • 消费电子产品 | • USB 设备 |
| • 智慧农业 | • 语音识别 |
| • POS 机 | • 图像识别 |
| • 服务机器人 | • Wi-Fi + 蓝牙网卡 |
| • 音频设备 | • 触摸和接近感应 |

说明:

点击链接或扫描二维码确保您使用的是最新版本的文档:

https://www.espressif.com/documentation/esp32-s2_datasheet_cn.pdf



目录

产品概述	2
产品特性	3
应用	5
1 ESP32-S2 系列型号对比	11
1.1 命名规则	11
1.2 型号对比	11
2 管脚	12
2.1 管脚布局	12
2.2 管脚概述	13
2.3 IO 管脚	15
2.3.1 IO MUX 功能	15
2.3.2 RTC 功能	18
2.3.3 模拟功能	19
2.3.4 GPIO 和 RTC_GPIO 的限制	20
2.3.5 外设管脚分配	21
2.4 模拟管脚	23
2.5 电源	24
2.5.1 电源管脚	24
2.5.2 电源管理	24
2.5.3 芯片上电和复位	25
2.6 芯片与 flash/PSRAM 的管脚对应关系	26
3 启动配置项	27
3.1 芯片启动模式控制	28
3.2 VDD_SPI 电压控制	28
3.3 ROM 日志打印控制	29
4 功能描述	30
4.1 系统	30
4.1.1 微处理器和主机	30
4.1.1.1 CPU	30
4.1.1.2 超低功耗协处理器	30
4.1.1.3 DMA 控制器	31
4.1.2 存储器组织结构	31

4.1.2.1	片上存储	32
4.1.2.2	外部存储器	33
4.1.2.3	Cache	33
4.1.3	系统组件	33
4.1.3.1	时钟	33
4.1.3.2	系统定时器	34
4.1.3.3	电源管理单元	35
4.1.4	加密和安全组件	35
4.1.4.1	加密硬件加速器	35
4.1.4.2	物理安全特性	36
4.2	外设	37
4.2.1	通讯接口	37
4.2.1.1	通用输入/输出接口 (GPIO)	37
4.2.1.2	SPI 控制器	37
4.2.1.3	LCD 控制器	39
4.2.1.4	UART 控制器	39
4.2.1.5	I2C 控制器	39
4.2.1.6	I2S 控制器	40
4.2.1.7	Camera 接口	40
4.2.1.8	红外遥控	40
4.2.1.9	脉冲计数控制器	40
4.2.1.10	LED PWM 控制器	41
4.2.1.11	USB On-The-Go 接口	41
4.2.1.12	双线汽车接口	41
4.2.2	模拟信号处理	42
4.2.2.1	ADC	42
4.2.2.2	DAC	42
4.2.2.3	温度传感器	42
4.2.2.4	触摸传感器	42
4.3	无线通信	43
4.3.1	无线电	43
4.3.1.1	2.4 GHz 接收器	43
4.3.1.2	2.4 GHz 发射器	43
4.3.1.3	时钟生成器	43
4.3.2	Wi-Fi	43
4.3.2.1	Wi-Fi MAC	44
4.3.3	网络特性	44
5	电气特性	45
5.1	绝对最大额定值	45
5.2	建议工作条件	45
5.3	VDD_SPI 输出特性	46
5.4	直流电气特性 (3.3 V, 25 °C)	46
5.5	ADC 特性	46
5.6	功耗特性	47
5.6.1	Active 模式下的 RF 功耗	47

5.6.2	其他功耗模式下的功耗	48
5.7	存储器规格	48
5.8	可靠性	49
6	射频特性	50
6.1	Wi-Fi 射频	50
6.1.1	Wi-Fi 射频发射器 (TX) 特性	50
6.1.2	Wi-Fi 射频接收器 (RX) 特性	51
7	封装	53
ESP32-S2 管脚总览		55
技术规格书版本号管理		56
词汇表		57
相关文档和资源		58
修订历史		59

表格

1-1	ESP32-S2 系列芯片对比	11
2-1	管脚概述	13
2-2	通过 IO MUX 连接的外设信号	15
2-3	IO MUX 功能	16
2-4	通过 RTC IO MUX 连接的 RTC 外设信号	18
2-5	RTC 功能	18
2-6	连接模拟功能的模拟信号	19
2-7	模拟功能	19
2-8	外设管脚分配	22
2-9	模拟管脚	23
2-10	电源管脚	24
2-11	电压稳压器	24
2-12	上电和复位时序参数说明	25
2-13	芯片与 flash 或 PSRAM 的管脚对应关系	26
3-1	Strapping 管脚的默认配置	27
3-2	Strapping 管脚的时序参数说明	27
3-3	芯片启动模式控制	28
3-4	VDD_SPI 电压控制	28
3-5	UART ROM 日志打印控制	29
4-1	SPI 信号总线与芯片管脚的映射关系表	38
5-1	绝对最大额定值	45
5-2	建议工作条件	45
5-3	VDD_SPI 内部和输出特性	46
5-4	直流电气特性 (3.3 V, 25 °C)	46
5-5	ADC 特性	47
5-6	ADC 校准结果	47
5-7	不同 RF 模式下的 Wi-Fi 功耗	47
5-8	Modem-sleep 模式下的功耗	48
5-9	低功耗模式下的功耗	48
5-10	Flash 规格	49
5-11	可靠性认证	49
6-1	Wi-Fi 频率	50
6-2	频谱模板和 EVM 符合 802.11 标准时的发射功率	50
6-3	发射 EVM 测试	50
6-4	接收灵敏度	51
6-5	最大接收电平	52
6-6	接收邻道抑制	52
7-1	管脚总览	55

插图

1-1	ESP32-S2 系列芯片命名规则	11
2-1	ESP32-S2 管脚布局（俯视图）	12
2-2	ESP32-S2 电源管理	25
2-3	上电和复位时序参数图	25
3-1	Strapping 管脚的时序参数图	28
4-1	地址映射结构	32
7-1	QFN56 (7×7 mm) 封装，用于除 ESP32-S2FN4R2 之外的其他芯片变型	53
7-2	QFN56 (7×7 mm) 封装，用于 ESP32-S2FN4R2	54

1 ESP32-S2 系列型号对比

1.1 命名规则

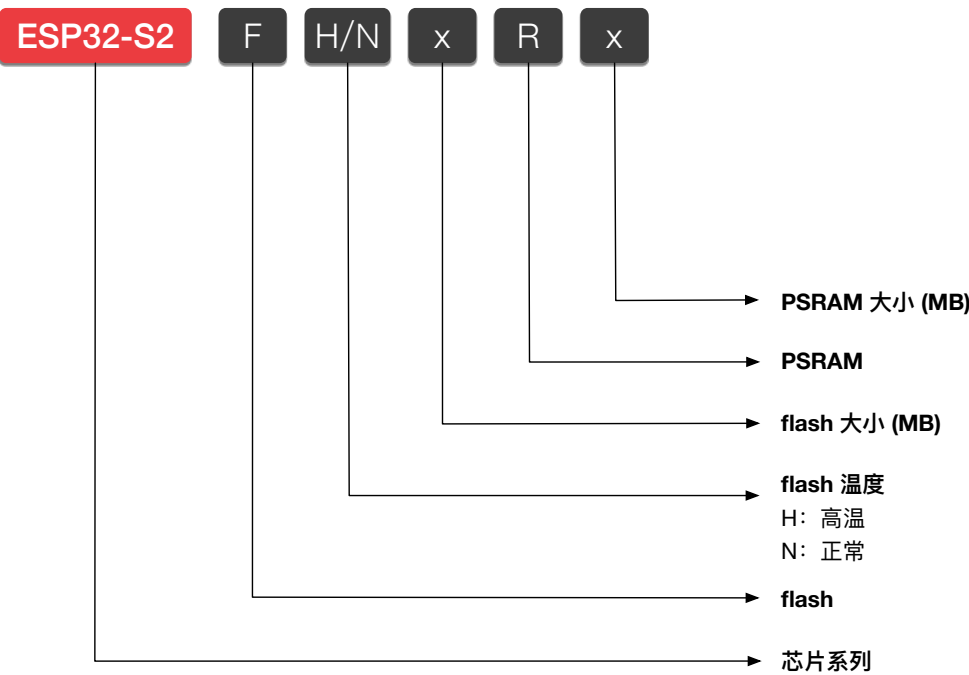


图 1-1. ESP32-S2 系列芯片命名规则

1.2 型号对比

表 1-1. ESP32-S2 系列芯片对比

料号 ¹	封装内 Flash ⁵	封装内 PSRAM	环境温度 ²	VDD_SPI 电压 ³
ESP32-S2	—	—	−40 ~ 105℃ ³	3.3 V/1.8 V
ESP32-S2FH2 – 停产 (EOL)	2 MB (Quad SPI) ⁴	—	−40 ~ 105 °C	3.3 V
ESP32-S2FH4	4 MB (Quad SPI)	—	−40 ~ 105 °C	3.3 V
ESP32-S2FN4R2	4 MB (Quad SPI)	2 MB (Quad SPI)	−40 ~ 85 °C	3.3 V
ESP32-S2R2	—	2 MB (Quad SPI)	−40 ~ 85 °C	3.3 V

¹ 更多关于芯片丝印和包装的信息，请参考[章节 7 封装](#)。
² 环境温度指乐鑫芯片外部的推荐环境温度。
³ 更多关于 VDD_SPI 的信息，请参考[章节 2.5 电源](#)。
⁴ 更多关于 SPI 模式的信息，请参考[章节 2.6 芯片与 flash/PSRAM 的管脚对应关系](#)。

2 管脚

2.1 管脚布局

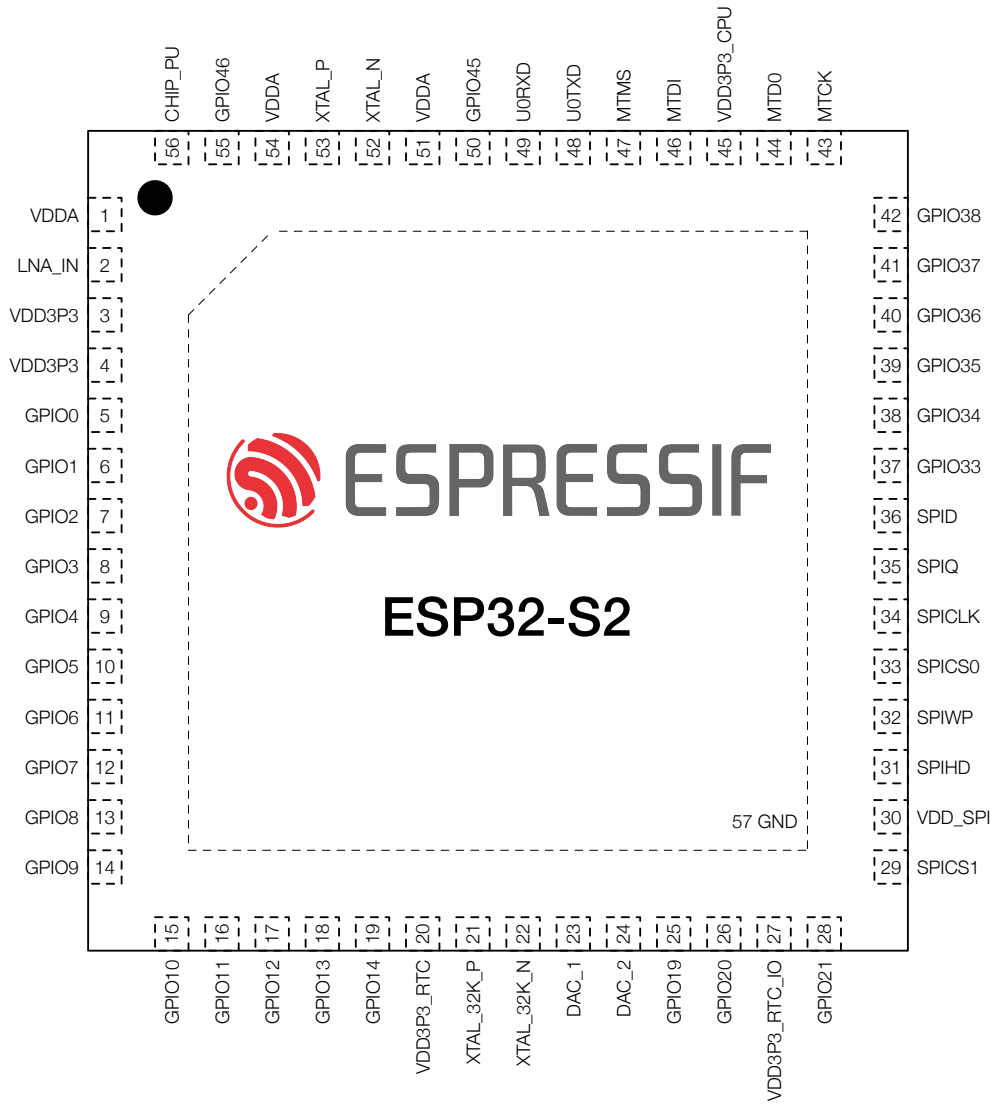


图 2-1. ESP32-S2 管脚布局（俯视图）

2.2 管脚概述

ESP32-S2 芯片集成了多个需要与外界通讯的外设。由于芯片封装尺寸小、管脚数量有限，传送所有输入输出信号的唯一方法是管脚多路复用。管脚多路复用由软件可编程的寄存器控制（详见 [《ESP32-S2 技术参考手册》](#) > 章节 *IO MUX* 和 *GPIO* 交换矩阵）。

总体而言，ESP32-S2 芯片的管脚可分为以下几类：

- **IO 管脚**，具有以下预设功能：
 - 每个 IO 管脚都预设了 **IO MUX 功能** – 见表 [2-3 IO MUX 功能](#)
 - 部分 IO 管脚预设了 **RTC 功能** – 见表 [2-5 RTC 功能](#)
 - 部分 IO 管脚预设了 **模拟功能** – 见表 [2-7 模拟功能](#)

预设功能即每个 IO 管脚直接连接至一组特定的片上外设信号。运行时，可通过映射寄存器配置连接管脚的外设信号。

- **模拟管脚**，专用于 **模拟功能** – 见表 [2-9 模拟管脚](#)
- **电源管脚**，为芯片组件和非电源管脚供电 – 见表 [2-10 电源管脚](#)

表 2-1 [管脚概述](#) 简要介绍了所有管脚。更多信息，详见下文相应章节，或参考 [ESP32-S2 管脚总览](#)。

表 2-1. 管脚概述

管脚序号	管脚名称	管脚类型	供电管脚 ^{2 3 4}	管脚配置 ⁵		管脚功能 ¹		
				复位时	复位后	IO MUX	RTC IO MUX	模拟
1	VDDA	电源						
2	LNA_IN	模拟						
3	VDD3P3	电源						
4	VDD3P3	电源						
5	GPIO0	IO	VDD3P3_RTC_IO	WPU, IE	WPU, IE	IO MUX	RTC IO MUX	
6	GPIO1	IO	VDD3P3_RTC_IO	IE	IE	IO MUX	RTC IO MUX	模拟
7	GPIO2	IO	VDD3P3_RTC_IO	IE	IE	IO MUX	RTC IO MUX	模拟
8	GPIO3	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
9	GPIO4	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
10	GPIO5	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
11	GPIO6	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
12	GPIO7	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
13	GPIO8	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
14	GPIO9	IO	VDD3P3_RTC_IO		IE	IO MUX	RTC IO MUX	模拟
15	GPIO10	IO	VDD3P3_RTC_IO		IE	IO MUX	RTC IO MUX	模拟
16	GPIO11	IO	VDD3P3_RTC_IO		IE	IO MUX	RTC IO MUX	模拟
17	GPIO12	IO	VDD3P3_RTC_IO		IE	IO MUX	RTC IO MUX	模拟
18	GPIO13	IO	VDD3P3_RTC_IO		IE	IO MUX	RTC IO MUX	模拟
19	GPIO14	IO	VDD3P3_RTC_IO		IE	IO MUX	RTC IO MUX	模拟
20	VDD3P3_RTC	电源						
21	XTAL_32K_P	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
22	XTAL_32K_N	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
23	DAC_1	IO	VDD3P3_RTC_IO		IE	IO MUX	RTC IO MUX	模拟

见下页

- 接上页

管脚序号	管脚名称	管脚类型	供电管脚 ^{2 3 4}	管脚配置 ⁵		管脚功能 ¹		
				复位时	复位后	IO MUX	RTC IO MUX	模拟
24	DAC_2	IO	VDD3P3_RTC_IO		IE	IO MUX	RTC IO MUX	模拟
25	GPIO19	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
26	GPIO20	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	模拟
27	VDD3P3_RTC_IO	电源						
28	GPIO21	IO	VDD3P3_RTC_IO			IO MUX	RTC IO MUX	
29	SPICS1	IO	VDD_SPI	WPU, IE	WPU, IE	IO MUX		
30	VDD_SPI	电源						
31	SPIHD	IO	VDD_SPI	WPU, IE	WPU, IE	IO MUX		
32	SPIWP	IO	VDD_SPI	WPU, IE	WPU, IE	IO MUX		
33	SPICSO	IO	VDD_SPI	WPU, IE	WPU, IE	IO MUX		
34	SPICLK	IO	VDD_SPI	WPU, IE	WPU, IE	IO MUX		
35	SPIQ	IO	VDD_SPI	WPU, IE	WPU, IE	IO MUX		
36	SPID	IO	VDD_SPI	WPU, IE	WPU, IE	IO MUX		
37	GPIO33	IO	VDD_SPI/VDD3P3_CPU		IE	IO MUX		
38	GPIO34	IO	VDD_SPI/VDD3P3_CPU		IE	IO MUX		
39	GPIO35	IO	VDD_SPI/VDD3P3_CPU		IE	IO MUX		
40	GPIO36	IO	VDD_SPI/VDD3P3_CPU		IE	IO MUX		
41	GPIO37	IO	VDD_SPI/VDD3P3_CPU		IE	IO MUX		
42	GPIO38	IO	VDD3P3_CPU		IE	IO MUX		
43	MTCK	IO	VDD3P3_CPU		IE ⁶	IO MUX		
44	MTDO	IO	VDD3P3_CPU		IE	IO MUX		
45	VDD3P3_CPU	电源						
46	MTDI	IO	VDD3P3_CPU		IE	IO MUX		
47	MTMS	IO	VDD3P3_CPU		IE	IO MUX		
48	UOTXD	IO	VDD3P3_CPU	WPU, IE	WPU, IE	IO MUX		
49	UORXD	IO	VDD3P3_CPU	WPU, IE	WPU, IE	IO MUX		
50	GPIO45	IO	VDD3P3_CPU	WPD, IE	WPD, IE	IO MUX		
51	VDDA	电源						
52	XTAL_N	模拟						
53	XTAL_P	模拟						
54	VDDA	电源						
55	GPIO46	IO	VDD3P3_CPU	WPD, IE	WPD, IE	IO MUX		
56	CHIP_PU	模拟	VDD3P3_RTC_IO					

1. 加粗功能为默认启动模式下管脚的默认功能，详见章节 3.1 芯片启动模式控制。
2. 供电管脚一栏，由 VDD_SPI 供电的管脚：
 - 电源实际来自给 VDD_SPI 供电的内部电源轨，详见章节 2.5.2 电源管理。
3. 供电管脚一栏，由 VDD3P3_CPU / VDD_SPI 供电的管脚：
 - 供电管脚（VDD3P3_CPU 或 VDD_SPI）可通过寄存器配置，详见《ESP32-S2 技术参考手册》> 章节 IO MUX 和 GPIO 交换矩阵。
4. 所有管脚的默认驱动电流为 20 mA。
5. 管脚配置一栏为复位时和复位后预设配置缩写：
 - IE - 输入使能
 - WPU - 内部弱上拉电阻使能
 - WPD - 内部弱下拉电阻使能
6. EFUSE_DIS_PAD_JTAG 的值为
 - 0 - 弱上拉电阻使能
 - 1 - 管脚浮空

2.3 IO 管脚

2.3.1 IO MUX 功能

IO MUX 能让一个输入/输出管脚连接多个输入/输出信号。ESP32-S2 的每个 IO 管脚可在表 2-3 *IO MUX 功能* 列出的五个信号（IO MUX 功能，即 F0-F4）中选择，连接任意一个。

五个信号中：

- 部分源自 GPIO 交换矩阵（**GPIO0、GPIO1** 等）。GPIO 交换矩阵包含内部信号传输线路，用于映射信号，能令管脚连接几乎任一外设信号。这种映射虽然灵活，但可能影响传输信号的速度，造成延迟。如何通过 GPIO 交换矩阵连接外设信号，详见 [《ESP32-S2 技术参考手册》](#) > 章节 *IO MUX 和 GPIO 交换矩阵*。
- 部分直接源自特定外设（**U0TXD、MTCK** 等），包括 UART0/1、JTAG、SPI0/1 和 SPI2 - 详见表 2-2 *通过 IO MUX 连接的外设信号*。

表 2-2. 通过 IO MUX 连接的外设信号

管脚功能	信号	描述
U...TXD U...RXD U...RTS U...CTS	发送数据 (Transmit) 接收数据 (Receive) 请求发送 (Request to send) 允许发送 (Clear to send)	UART0/1 接口
MTCK MTDO MTDI MTMS	测试时钟 (Test clock) 测试数据输出 (Test Data Out) 测试数据输入 (Test Data In) 测试模式选择 (Test Mode Select)	用于调试功能的 JTAG 接口
SPIQ SPID SPIHD SPIWP SPICLK SPICS...	主机输入从机输出 (Master in, slave out) 主机输出从机输入 (Master out, slave in) 暂停 (Hold) 写保护 (Write protect) 时钟 (Clock) 片选 (Chip select)	3.3 V SPI0/1 接口，通过 SPI 总线连接封装内或封装外 flash/PSRAM。支持单线、双线、四线 SPI 模式。详见章节 2.6 芯片与 flash/PSRAM 的管脚对应关系
SPIIO... SPIDQS	数据 (Data) 数据选通/数据掩码 (Data strobe/data mask)	八线 SPI 模式下 SPI0/1 接口的高 4 位数据线接口及 DQS 接口
SUBSPIQ SUBSPID SUBSPIHD SUBSPIWP SUBSPICLK SUBSPICS...	主机输入从机输出 (Master in, slave out) 主机输出从机输入 (Master out, slave in) 暂停 (Hold) 写保护 (Write protect) 时钟 (Clock) 片选 (Chip select)	1.8 V SPI0/1 接口，通过 SUBSPI 总线连封装内或封装外 flash/PSRAM。支持单线、双线、四线 SPI 模式
FSPIQ FSPID FSPIHD FSPIWP FSPICLK FSPICSO	主机输入从机输出 (Master in, slave out) 主机输出从机输入 (Master out, slave in) 暂停 (Hold) 写保护 (Write protect) 时钟 (Clock) 片选 (Chip select)	用于快速 SPI 传输的 SPI2 主接口。支持单线、双线、四线 SPI 模式
FSPIIO... FSPIDQS	数据 (Data) 数据选通/数据掩码 (Data strobe/data mask)	八线 SPI 模式下 SPI2 接口的高 4 位数据线接口及 DQS 接口
CLK_OUT...	时钟输出 (Clock output)	芯片内部组件生成的输出时钟信号

表 2-3 IO MUX 功能 列出了管脚的 IO MUX 功能。

表 2-3. IO MUX 功能

管脚序号	GPIO	IO MUX 功能									
		F0	类型	F1	类型	F2	类型	F3	类型	F4	类型
5	GPIO0	GPIO0	I/O/T	GPIO0	I/O/T						
6	GPIO1	GPIO1	I/O/T	GPIO1	I/O/T						
7	GPIO2	GPIO2	I/O/T	GPIO2	I/O/T						
8	GPIO3	GPIO3	I/O/T	GPIO3	I/O/T						
9	GPIO4	GPIO4	I/O/T	GPIO4	I/O/T						
10	GPIO5	GPIO5	I/O/T	GPIO5	I/O/T						
11	GPIO6	GPIO6	I/O/T	GPIO6	I/O/T						
12	GPIO7	GPIO7	I/O/T	GPIO7	I/O/T						
13	GPIO8	GPIO8	I/O/T	GPIO8	I/O/T			SUBSPICS1	O/T		
14	GPIO9	GPIO9	I/O/T	GPIO9	I/O/T			SUBSPIHD	I1/O/T	FSPiHD	I1/O/T
15	GPIO10	GPIO10	I/O/T	GPIO10	I/O/T	FSPIIO4	I1/O/T	SUBSPICS0	O/T	FSPICS0	I1/O/T
16	GPIO11	GPIO11	I/O/T	GPIO11	I/O/T	FSPIIO5	I1/O/T	SUBSPID	I1/O/T	FSPID	I1/O/T
17	GPIO12	GPIO12	I/O/T	GPIO12	I/O/T	FSPIIO6	I1/O/T	SUBSPICLK	O/T	FSPICLK	I1/O/T
18	GPIO13	GPIO13	I/O/T	GPIO13	I/O/T	FSPIIO7	I1/O/T	SUBSPIQ	I1/O/T	FSPIQ	I1/O/T
19	GPIO14	GPIO14	I/O/T	GPIO14	I/O/T	FSPIDQS	O/T	SUBSPIWP	I1/O/T	FSPiWP	I1/O/T
21	GPIO15	GPIO15	I/O/T	GPIO15	I/O/T	U0RTS	O				
22	GPIO16	GPIO16	I/O/T	GPIO16	I/O/T	U0CTS	I1				
23	GPIO17	GPIO17	I/O/T	GPIO17	I/O/T	U1TXD	O				
24	GPIO18	GPIO18	I/O/T	GPIO18	I/O/T	U1RXD	I1	CLK_OUT3	O		
25	GPIO19	GPIO19	I/O/T	GPIO19	I/O/T	U1RTS	O	CLK_OUT2	O		
26	GPIO20	GPIO20	I/O/T	GPIO20	I/O/T	U1CTS	I1	CLK_OUT1	O		
28	GPIO21	GPIO21	I/O/T	GPIO21	I/O/T						
29	GPIO26	SPICS1	O/T	GPIO26	I/O/T						
31	GPIO27	SPIHD	I1/O/T	GPIO27	I/O/T						
32	GPIO28	SPIWP	I1/O/T	GPIO28	I/O/T						
33	GPIO29	SPICS0	O/T	GPIO29	I/O/T						
34	GPIO30	SPICLK	O/T	GPIO30	I/O/T						
35	GPIO31	SPIQ	I1/O/T	GPIO31	I/O/T						
36	GPIO32	SPID	I1/O/T	GPIO32	I/O/T						
37	GPIO33	GPIO33	I/O/T	GPIO33	I/O/T	FSPiHD	I1/O/T	SUBSPIHD	I1/O/T	SPIIO4	I1/O/T
38	GPIO34	GPIO34	I/O/T	GPIO34	I/O/T	FSPICS0	I1/O/T	SUBSPICS0	O/T	SPIIO5	I1/O/T
39	GPIO35	GPIO35	I/O/T	GPIO35	I/O/T	FSPID	I1/O/T	SUBSPID	I1/O/T	SPIIO6	I1/O/T
40	GPIO36	GPIO36	I/O/T	GPIO36	I/O/T	FSPICLK	I1/O/T	SUBSPICLK	O/T	SPIIO7	I1/O/T
41	GPIO37	GPIO37	I/O/T	GPIO37	I/O/T	FSPIQ	I1/O/T	SUBSPIQ	I1/O/T	SPIDQS	I0/O/T
42	GPIO38	GPIO38	I/O/T	GPIO38	I/O/T	FSPiWP	I1/O/T	SUBSPIWP	I1/O/T		
43	GPIO39	MTCK	I1	GPIO39	I/O/T	CLK_OUT3	O	SUBSPICS1	O/T		
44	GPIO40	MTDO	O/T	GPIO40	I/O/T	CLK_OUT2	O				
46	GPIO41	MTDI	I1	GPIO41	I/O/T	CLK_OUT1	O				
47	GPIO42	MTMS	IO	GPIO42	I/O/T						
48	GPIO43	U0TXD	O	GPIO43	I/O/T	CLK_OUT1	O				

见下页

- 接上页

管脚序号	GPIO	IO MUX 功能									
		F0	类型	F1	类型	F2	类型	F3	类型	F4	类型
49	GPIO44	UORXD	I1	GPIO44	I/O/T	CLK_OUT2	O				
50	GPIO45	GPIO45	I/O/T	GPIO45	I/O/T						
55	GPIO46	GPIO46	I	GPIO46	I						

- ¹ **加粗**表示默认启动模式下的默认管脚功能，详见章节 [3.1 芯片启动模式控制](#)。
- ² **高亮**的单元格，详见章节 [2.3.4 GPIO 和 RTC_GPIO 的限制](#)。
- ³ 每个 IO MUX 功能 (F_n , $n = 0 \sim 4$) 均对应一个“类型”。以下是各个“类型”的含义：
- I – 输入。O – 输出。T – 高阻。
 - I1 – 输入；如果该管脚分配了 F_n 以外的功能，则 F_n 的输入信号恒为 1。
 - IO – 输入；如果该管脚分配了 F_n 以外的功能，则 F_n 的输入信号恒为 0。

2.3.2 RTC 功能

芯片处于 Deep-sleep 模式时，章节 2.3.1 [IO MUX 功能](#) 介绍的 IO 管脚功能无法使用。这正是引入 RTC IO MUX 的原因。RTC IO 管脚连接 RTC 系统，由 VDD3P3_RTC 供电，使用 RTC IO MUX 能在 Deep-sleep 模式下让一个 RTC 输入/输出管脚连接多个输入/输出信号。

RTC IO 管脚具有 **RTC 功能**，可以

- 用作 RTC GPIO (**RTC_GPIO0**、**RTC_GPIO1** 等)，连接 ULP 协处理器
- 或者连接 RTC 外设信号 (**sar_i2c_scl_0**、**sar_i2c_sda_0** 等) - 见表 2-4 [通过 RTC IO MUX 连接的 RTC 外设信号](#)

表 2-4. 通过 RTC IO MUX 连接的 RTC 外设信号

管脚功能	信号	描述
sar_i2c_scl...	串行时钟 (Serial clock)	RTC I2C0/1 接口
sar_i2c_sda...	串行数据 (Serial data)	

表 2-5 [RTC 功能](#) 列出了 RTC IO 管脚的 RTC 功能。

表 2-5. RTC 功能

管脚 序号	RTC IO 名称 ¹	RTC 功能 ²			
		F0	F1	F2	F3
5	RTC_GPIO0	RTC_GPIO0			sar_i2c_scl_0
6	RTC_GPIO1	RTC_GPIO1			sar_i2c_sda_0
7	RTC_GPIO2	RTC_GPIO2			sar_i2c_scl_1
8	RTC_GPIO3	RTC_GPIO3			sar_i2c_sda_1
9	RTC_GPIO4	RTC_GPIO4			
10	RTC_GPIO5	RTC_GPIO5			
11	RTC_GPIO6	RTC_GPIO6			
12	RTC_GPIO7	RTC_GPIO7			
13	RTC_GPIO8	RTC_GPIO8			
14	RTC_GPIO9	RTC_GPIO9			
15	RTC_GPIO10	RTC_GPIO10			
16	RTC_GPIO11	RTC_GPIO11			
17	RTC_GPIO12	RTC_GPIO12			
18	RTC_GPIO13	RTC_GPIO13			
19	RTC_GPIO14	RTC_GPIO14			
21	RTC_GPIO15	RTC_GPIO15			
22	RTC_GPIO16	RTC_GPIO16			
23	RTC_GPIO17	RTC_GPIO17			
24	RTC_GPIO18	RTC_GPIO18			
25	RTC_GPIO19	RTC_GPIO19			
26	RTC_GPIO20	RTC_GPIO20			
28	RTC_GPIO21	RTC_GPIO21			

¹ 由于 RTC 功能通过使用 RTC GPIO 编号的 RTC GPIO 寄存器配置，此列列出的是 RTC GPIO 的名称。

² **高亮** 的单元格，详见章节 2.3.4 [GPIO 和 RTC_GPIO 的限制](#)。

2.3.3 模拟功能

部分 IO 管脚具有**模拟功能**，可用于任意功耗模式下的模拟外设（如 ADC）。模拟功能连接内部模拟信号，详见表 2-6 连接模拟功能的模拟信号。

表 2-6. 连接模拟功能的模拟信号

管脚功能	信号	描述
TOUCH...	触摸传感器通道 ... 信号	触摸传感器接口
ADC..._CH...	ADC1/2 通道 ... 信号	ADC1/2 接口
XTAL_32K_N XTAL_32K_P	负极性时钟信号 (Negative clock signal) 正极性时钟信号 (Positive clock signal)	连接 ESP32-S2 无源或有源晶振的外部 32 kHz 时钟输入/输出
USB_D- USB_D+	数据 - (Data -) 数据 + (Data +)	USB OTG
DAC_...	DAC_...	数/模转换器

表 2-7 模拟功能 列出了 IO 管脚的模拟功能。

表 2-7. 模拟功能

管脚序号	RTC IO ¹	模拟功能	
		F0	F1
6	RTC_GPIO1	TOUCH1	ADC1_CH0
7	RTC_GPIO2	TOUCH2	ADC1_CH1
8	RTC_GPIO3	TOUCH3	ADC1_CH2
9	RTC_GPIO4	TOUCH4	ADC1_CH3
10	RTC_GPIO5	TOUCH5	ADC1_CH4
11	RTC_GPIO6	TOUCH6	ADC1_CH5
12	RTC_GPIO7	TOUCH7	ADC1_CH6
13	RTC_GPIO8	TOUCH8	ADC1_CH7
14	RTC_GPIO9	TOUCH9	ADC1_CH8
15	RTC_GPIO10	TOUCH10	ADC1_CH9
16	RTC_GPIO11	TOUCH11	ADC2_CH0
17	RTC_GPIO12	TOUCH12	ADC2_CH1
18	RTC_GPIO13	TOUCH13	ADC2_CH2
19	RTC_GPIO14	TOUCH14	ADC2_CH3
21	RTC_GPIO15	XTAL_32K_P	ADC2_CH4
22	RTC_GPIO16	XTAL_32K_N	ADC2_CH5
23	RTC_GPIO17	DAC_1	ADC2_CH6
24	RTC_GPIO18	DAC_2	ADC2_CH7
25	RTC_GPIO19	USB_D-	ADC2_CH8
26	RTC_GPIO20	USB_D+	ADC2_CH9

¹ 由于模拟功能通过使用 RTC GPIO 编号的 RTC GPIO 寄存器配置，此列列出的是 RTC GPIO 的名称。

² 高亮的单元格，详见章节 2.3.4 GPIO 和 RTC_GPIO 的限制。

2.3.4 GPIO 和 RTC_GPIO 的限制

ESP32-S2 的所有 IO 管脚都有 GPIO 功能，部分还具有 RTC_GPIO 功能。不过，这些 IO 管脚是多功能管脚，可以根据需求配置不同的功能，也有一些使用限制，需要特别注意。

本章节的表格中，部分管脚功能有 **红色** 或 **黄色** 高亮标记，是重要的管脚功能，所属 IO 管脚用作 **GPIO** / **GPIO** 时需谨慎：

- **IO 管脚** - 用于与封装内 flash/PSRAM 通讯，不建议作其他用途。更多信息，详见章节 [2.6 芯片与 flash/PSRAM 的管脚对应关系](#)。
- **IO 管脚** - 具有以下重要功能之一：
 - **Strapping 管脚** - 启动时逻辑电平需为特定值。详见章节 [3 启动配置项](#)。

说明：

Strapping 管脚在 管脚名称或 复位时管脚配置处高亮，而非管脚功能。

- **USB_D+/-** - 默认情况下连接 USB OTG。此类管脚需重新配置，方可用作 GPIO。
- **JTAG 接口** - 通常用于调试功能。详见表 [2-2 通过 IO MUX 连接的外设信号](#)。
- **UART0 接口** - 通常用于调试功能。详见表 [2-2 通过 IO MUX 连接的外设信号](#)。
- **八线 SPI 模式** - 无限制，除非芯片在八线 SPI 模式下连接 flash/PSRAM。

更多关于管脚分配的信息，可见章节 [2.3.5 外设管脚分配](#) 和 [ESP32-S2 管脚总览](#)。

2.3.5 外设管脚分配

表 2-8 外设管脚分配 根据优先级高亮了可以分配给每个外设接口的管脚：

- 优先级 1 (P1)：固定管脚，通过 IO MUX 或 RTC IO MUX 直接连接外设信号。
如果某个外设接口没有优先级 1 的管脚（如 UART2），则可以分配优先级 2 到优先级 4 的任意 GPIO 管脚。
- 任意 GPIO 管脚，通过 GPIO 交换矩阵映射外设信号，优先级为 2、3 或 4：
 - 优先级 2 (P2)：GPIO 管脚，没有限制，可以自由分配。
 - 优先级 3 (P3)：GPIO 管脚，使用时需要注意是否会和章节 2.3.4 GPIO 和 RTC_GPIO 的限制 描述的重要功能冲突：
 - * GPIO00、GPIO45、GPIO46：Strapping 管脚。
 - * GPIO39、GPIO40、GPIO41、GPIO42：JTAG 接口。
 - * GPIO43、GPIO44：UART0 接口。
 - * GPIO33、GPIO34、GPIO35、GPIO36、GPIO37：八线 SPI 模式下 SPI0/1 接口的高 4 位数据线接口及 DQS 接口，在不使用八线 SPI 模式连接 flash 或 PSRAM 时可用作 GPIO。
 - 优先级 4 (P4)：已分配或不推荐使用的 GPIO 管脚，如章节 2.3.4 GPIO 和 RTC_GPIO 的限制 所述：
 - * GPIO26、GPIO27、GPIO28、GPIO29、GPIO30、GPIO31、GPIO32：SPI0/1 管脚，已连接封装内 flash 和 PSRAM，或推荐连接封装外 flash 和 PSRAM。

如果某个外设接口没有优先级 2 到 4 的管脚，则表示只能分配优先级 1 的管脚。

说明：

- 连接到 IO MUX 或 RTC IO MUX 管脚的外设信号，请参考章节 2.3.1 IO MUX 功能 或章节 2.3.2 RTC 功能。
- 可以分配到 GPIO 管脚的外设信号，请参考
[《ESP32-S2 技术参考手册》](#) > 章节 IO MUX 和 GPIO 交换矩阵 > 章节外设管脚列表。

表 2-8. 外设管脚分配

管脚序号	管脚名称	ADC1	ADC2	DAC	触摸传感器	JTAG	UART0	UART1	SPI0/SPI1 (推荐)	SPI0/SPI1 (备选)	SPI2 (推荐)	SPI2 (备选)	SPI3	USB OTG	I2S	I2C	PCNT	RMT	TWAI	LEDG
1	VDDA																			
2	LNA_IN																			
3	VDD3P3																			
4	VDD3P3																			
5	GPIO0						GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)	GPIO0 (P3)
6	GPIO1	ADC1_CH0 (P1)			TOUCH1 (P1)		GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)	GPIO1 (P2)
7	GPIO2	ADC1_CH1 (P1)			TOUCH2 (P1)		GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)	GPIO2 (P2)
8	GPIO3	ADC1_CH2 (P1)			TOUCH3 (P1)		GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)	GPIO3 (P2)
9	GPIO4	ADC1_CH3 (P1)			TOUCH4 (P1)		GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)	GPIO4 (P2)
10	GPIO5	ADC1_CH4 (P1)			TOUCH5 (P1)		GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)	GPIO5 (P2)
11	GPIO6	ADC1_CH5 (P1)			TOUCH6 (P1)		GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)	GPIO6 (P2)
12	GPIO7	ADC1_CH6 (P1)			TOUCH7 (P1)		GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)	GPIO7 (P2)
13	GPIO8	ADC1_CH7 (P1)			TOUCH8 (P1)		GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)	SUBSPICSI (P1)	GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)	GPIO8 (P2)
14	GPIO9	ADC1_CH8 (P1)			TOUCH9 (P1)		GPIO9 (P2)	GPIO9 (P2)	GPIO9 (P2)	SUBSPICSD (P1)	FSPICSD (P1)	GPIO9 (P2)	GPIO9 (P2)	GPIO9 (P2)	GPIO9 (P2)	GPIO9 (P2)	GPIO9 (P2)	GPIO9 (P2)	GPIO9 (P2)	GPIO9 (P2)
15	GPIO10	ADC1_CH9 (P1)			TOUCH10 (P1)		GPIO10 (P2)	GPIO10 (P2)	GPIO10 (P2)	SUBSPICSD (P1)	FSPICSD (P1)	FSPICSD (P1)	GPIO10 (P2)	GPIO10 (P2)	GPIO10 (P2)	GPIO10 (P2)	GPIO10 (P2)	GPIO10 (P2)	GPIO10 (P2)	GPIO10 (P2)
16	GPIO11		ADC2_CH0 (P1)		TOUCH11 (P1)		GPIO11 (P2)	GPIO11 (P2)	SUBSPID (P1)	FSPID (P1)	FSPID (P1)	FSPID (P1)	GPIO11 (P2)	GPIO11 (P2)	GPIO11 (P2)	GPIO11 (P2)	GPIO11 (P2)	GPIO11 (P2)	GPIO11 (P2)	GPIO11 (P2)
17	GPIO12		ADC2_CH1 (P1)		TOUCH12 (P1)		GPIO12 (P2)	GPIO12 (P2)	SUBSPICLK (P1)	FSPICLK (P1)	FSPICLK (P1)	FSPICLK (P1)	GPIO12 (P2)	GPIO12 (P2)	GPIO12 (P2)	GPIO12 (P2)	GPIO12 (P2)	GPIO12 (P2)	GPIO12 (P2)	GPIO12 (P2)
18	GPIO13		ADC2_CH2 (P1)		TOUCH13 (P1)		GPIO13 (P2)	GPIO13 (P2)	SUBSPIQ (P1)	FSPIQ (P1)	FSPIQ (P1)	FSPIQ (P1)	GPIO13 (P2)	GPIO13 (P2)	GPIO13 (P2)	GPIO13 (P2)	GPIO13 (P2)	GPIO13 (P2)	GPIO13 (P2)	GPIO13 (P2)
19	GPIO14		ADC2_CH3 (P1)		TOUCH14 (P1)		GPIO14 (P2)	GPIO14 (P2)	SUBSPIWP (P1)	FSPWP (P1)	FSPDQS (P1)	FSPDQS (P1)	GPIO14 (P2)	GPIO14 (P2)	GPIO14 (P2)	GPIO14 (P2)	GPIO14 (P2)	GPIO14 (P2)	GPIO14 (P2)	GPIO14 (P2)
20	VDD3P3_RTC																			
21	XTAL_32K_P		ADC2_CH4 (P1)				UORTS (P1)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)	GPIO15 (P2)
22	XTAL_32K_N		ADC2_CH5 (P1)				UOCTS (P1)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)	GPIO16 (P2)
23	DAC_1		ADC2_CH6 (P1)	DAC_1 (P1)			GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)	GPIO17 (P2)
24	DAC_2		ADC2_CH7 (P1)	DAC_2 (P1)			GPIO18 (P2)	UORXD (P1)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)	GPIO18 (P2)
25	GPIO19		ADC2_CH8 (P1)				GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)	USB_D- (P1)	GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)	GPIO19 (P3)
26	GPIO20		ADC2_CH9 (P1)				GPIO20 (P3)	UOCTS (P1)	GPIO20 (P3)	GPIO20 (P3)	GPIO20 (P3)	GPIO20 (P3)	GPIO20 (P3)	USB_D+ (P1)	GPIO20 (P3)	GPIO20 (P3)	GPIO20 (P3)	GPIO20 (P3)	GPIO20 (P3)	GPIO20 (P3)
27	VDD3P3_RTC_IO																			
28	GPIO21						GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)	GPIO21 (P2)
29	SPICSI						GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)	GPIO26 (P4)
30	VDD_SPI																			
31	SPiHD						GPIO27 (P4)	GPIO27 (P4)	SPiHD (P1)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)	GPIO27 (P4)
32	SPiWP						GPIO28 (P4)	GPIO28 (P4)	SPiWP (P1)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)	GPIO28 (P4)
33	SPICSD						GPIO29 (P4)	GPIO29 (P4)	SPICSD (P1)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)	GPIO29 (P4)
34	SPICLK						GPIO30 (P4)	GPIO30 (P4)	SPICLK (P1)	GPIO30 (P4)	GPIO30 (P4)	FSPICSD (P1)	GPIO30 (P4)	GPIO30 (P4)	GPIO30 (P4)	GPIO30 (P4)	GPIO30 (P4)	GPIO30 (P4)	GPIO30 (P4)	GPIO30 (P4)
35	SPiQ						GPIO31 (P4)	GPIO31 (P4)	SPiQ (P1)	GPIO31 (P4)	GPIO31 (P4)	FSPID (P1)	GPIO31 (P4)	GPIO31 (P4)	GPIO31 (P4)	GPIO31 (P4)	GPIO31 (P4)	GPIO31 (P4)	GPIO31 (P4)	GPIO31 (P4)
36	SPiD						GPIO32 (P4)	GPIO32 (P4)	SPiD (P1)	GPIO32 (P4)	GPIO32 (P4)	FSPICLK (P1)	GPIO32 (P4)	GPIO32 (P4)	GPIO32 (P4)	GPIO32 (P4)	GPIO32 (P4)	GPIO32 (P4)	GPIO32 (P4)	GPIO32 (P4)
37	GPIO33						GPIO33 (P3)	GPIO33 (P3)	SPiQ (P1)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)	GPIO33 (P3)
38	GPIO34						GPIO34 (P3)	GPIO34 (P3)	SPiD (P1)	GPIO34 (P3)	GPIO34 (P3)	FSPWP (P1)	GPIO34 (P3)	GPIO34 (P3)	GPIO34 (P3)	GPIO34 (P3)	GPIO34 (P3)	GPIO34 (P3)	GPIO34 (P3)	GPIO34 (P3)
39	GPIO35						GPIO35 (P3)	GPIO35 (P3)	SPiD (P1)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)	GPIO35 (P3)
40	GPIO36						GPIO36 (P3)	GPIO36 (P3)	SPiQ (P1)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)	GPIO36 (P3)
41	GPIO37						GPIO37 (P3)	GPIO37 (P3)	SPiDQS (P1)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)	GPIO37 (P3)
42	GPIO38						GPIO38 (P2)	GPIO38 (P2)	SUBSPIWP (P1)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)	GPIO38 (P2)
43	MTCK					MTCK (P1)	GPIO39 (P3)	GPIO39 (P3)	SUBSPICSI (P1)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)	GPIO39 (P3)
44	MTDO					MTDO (P1)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)	GPIO40 (P3)
45	VDD3P3_CPU																			
46	MTDI					MTDI (P1)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)	GPIO41 (P3)
47	MTMS					MTMS (P1)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)	GPIO42 (P3)
48	UOTXD					UOTXD (P1)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)	GPIO43 (P3)
49	UORXD					UORXD (P1)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)	GPIO44 (P3)
50	GPIO45						GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)	GPIO45 (P3)
51	VDDA																			
52	XTAL_N																			
53	XTAL_P																			
54	VDDA																			
55	GPIO46						GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)	GPIO46 (P3)
56	CHIP_PU																			

¹ USB OTG 连接内部 PHY 时使用 USB_D- 和 USB_D+，且 USB_D- 和 USB_D+ 管脚可按照《ESP32-S2 技术参考手册》的 E_FUSE_USB_EXCHG_PINS 位配置后交换。连接外部 PHY 时通过 GPIO Matrix 使用任意 GPIO。

² UART0、UART1、SPI0/1、SPI2、USB OTG 接口的外设信号，无论是否已通过 IO MUX 直接连接固定管脚，均可通过 GPIO 交换矩阵映射至任意 GPIO 管脚。

2.4 模拟管脚

表 2-9. 模拟管脚

管脚 序号	管脚 名称	管脚 类型	管脚 功能
2	LNA_IN	I/O	低噪声放大器 (RF LNA) 输入/输出信号
52	XTAL_N	—	连接 ESP32-S2 有源晶振的外部时钟输入/输出。 P/N 指差分时钟负极/正极端。
53	XTAL_P		
56	CHIP_PU	I	高电平：芯片使能； 低电平：芯片关闭； 注意不能让 CHIP_PU 管脚浮空

2.5 电源

2.5.1 电源管脚

表 2-10 电源管脚 列举了为芯片供电的电源管脚。

表 2-10. 电源管脚

管脚序号	管脚名称	方向	电源	
			电源域 / 其他	IO 管脚
1	VDDA	输入	模拟电源域	
3	VDD3P3	输入	模拟电源域	
4	VDD3P3	输入	模拟电源域	
20	VDD3P3_RTC	输入	RTC 电源域	
27	VDD3P3_RTC_IO	输入	RTC 及部分数字电源域	RTC IO
30	VDD_SPI ^{3,4}	输入	封装内存储器（备用电源线）	
		输出	封装内和封装外 flash/PSRAM	SPI IO
45	VDD3P3_CPU	输入	数字电源域	数字 IO
51	VDDA	输入	模拟电源域	
54	VDDA	输入	模拟电源域	
57	GND	—	外部接地	

- ¹ 请结合章节 2.5.2 电源管理 阅读。
- ² 电压、电流的推荐值和最大值，详见章节 5.1 绝对最大额定值 和章节 5.2 建议工作条件。
- ³ 配置 VDD_SPI 为输入或输出，请参考 [《ESP32-S2 技术参考手册》](#) > 章节 低功耗管理。
- ⁴ 配置输出电压，请参考章节 3.2 VDD_SPI 电压控制 和章节 5.3 VDD_SPI 输出特性。
- ⁵ RTC IO 管脚即由 VDD3P3_RTC_IO 供电的管脚，如图 2-2 ESP32-S2 电源管理 所示，也可参考表 2-1 管脚概述 > 供电管脚一栏。

2.5.2 电源管理

电源管理如图 2-2 ESP32-S2 电源管理 所示。

芯片上的元器件通过电压稳压器供电。

表 2-11. 电压稳压器

电压稳压器	输出	电源
数字	1.1 V	数字电源域
低功耗	1.1 V	RTC 电源域
Flash	1.8 V	可配置为给封装内 flash/PSRAM 或封装外存储器供电

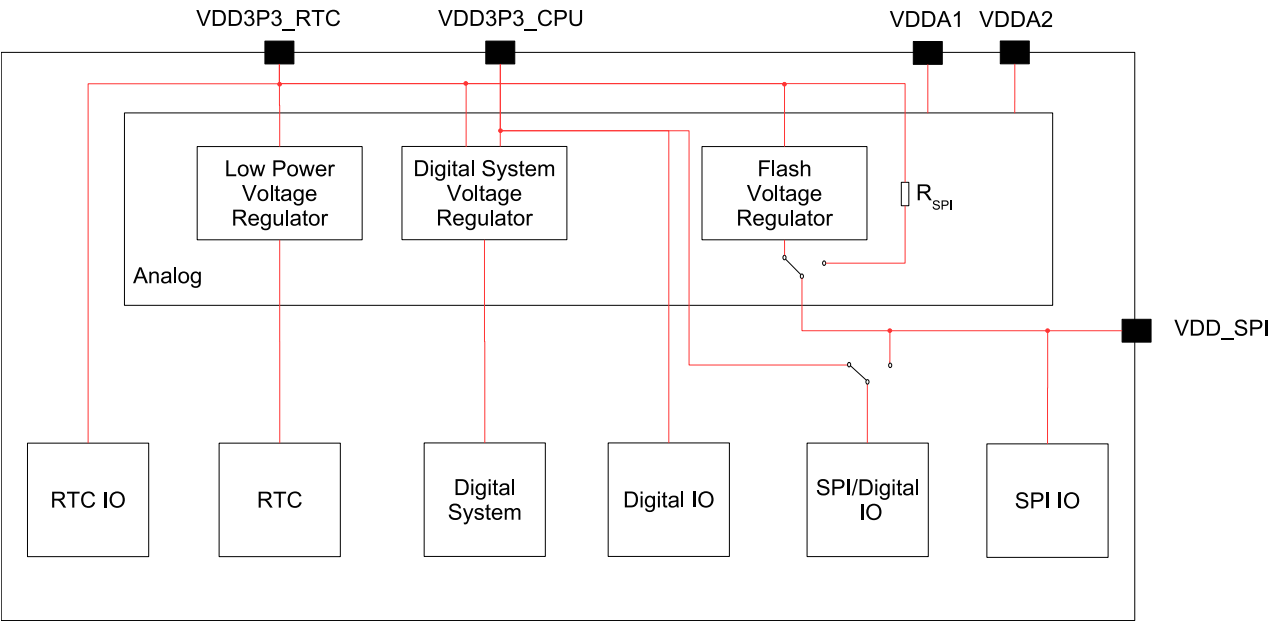


图 2-2. ESP32-S2 电源管理

2.5.3 芯片上电和复位

芯片上电后，其电源轨需要一点时间方可稳定。之后，用于上电和复位的管脚 CHIP_PU 拉高，激活芯片。更多关于 CHIP_PU 及上电和复位时序的信息，请见图 2-3 上电和复位时序参数图 和表 2-12 上电和复位时序参数说明。

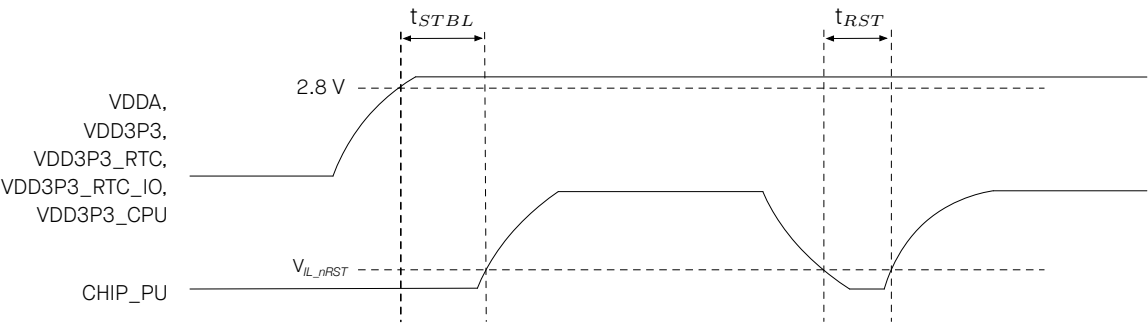


图 2-3. 上电和复位时序参数图

表 2-12. 上电和复位时序参数说明

参数	说明	最小值 (μs)
t_{STBL}	CHIP_PU 管脚拉高激活芯片前，VDDA、VDD3P3、VDD3P3_RTC、VDD3P3_RTC_IO 和 VDD3P3_CPU 达到稳定所需的时间	50
t_{RST}	CHIP_PU 电平低于 V_{IL_nRST} (具体数值参考表 5-4 直流电气特性 (3.3 V, 25 °C)) 从而复位芯片的时间	50

2.6 芯片与 flash/PSRAM 的管脚对应关系

表 2-13 列出了所有 SPI 模式下芯片与 flash/PSRAM 的管脚对应关系。

封装内带有 flash/PSRAM 的芯片变型（见表 1-1 [ESP32-S2 系列芯片对比](#)）与封装内 flash/PSRAM 连接的管脚取决于所使用的 SPI 模式。

封装外 flash/PSRAM 的推荐连接管脚也可参照下表。

更多关于 SPI 控制器的信息，可参考章节 4.2.1.2 [SPI 控制器](#)。

注意：

请勿将已连接封装内 flash/PSRAM 的管脚用于其他用途。

表 2-13. 芯片与 flash 或 PSRAM 的管脚对应关系

管脚序号	管脚名称	Single SPI		Dual SPI		Quad SPI/QPI		Octal SPI/OPI	
		Flash	PSRAM	Flash	PSRAM	Flash	PSRAM	Flash	PSRAM
29	SPICS1		CE#		CE#		CE#		CE#
31	SPIHD	HOLD#	SIO3	HOLD#	SIO3	HOLD#	SIO3	DQ3	SIO3
32	SPIWP	WP#	SIO2	WP#	SIO2	WP#	SIO2	DQ2	DQ3
33	SPICS0	CS#		CS#		CS#		CS#	
35	SPIQ	DO	SO/SIO1	DO	SO/SIO1	DO	SO/SIO1	DQ1	DQ2
36	SPID	DI	SI/SIO0	DI	SI/SIO0	DI	SI/SIO0	DQ0	DQ1
37	GPIO33							DQ4	DQ4
38	GPIO34							DQ5	DQ5
39	GPIO35							DQ6	DQ6
40	GPIO36							DQ7	DQ7
41	GPIO37							DQS/DM	DQS/DM

¹ CS0 用于封装内 flash

² CS1 用于封装内 PSRAM

3 启动配置项

芯片在上电或硬件复位时，可以通过 [Strapping 管脚](#) 和 [eFuse 参数](#) 位配置如下启动参数，无需微处理器的参与：

- 芯片启动模式

- Strapping 管脚：GPIO0 和 GPIO46

- VDD_SPI 电压

- Strapping 管脚：GPIO45
- eFuse 参数：EFUSE_VDD_SPI_FORCE 和 EFUSE_VDD_SPI_TIEH

- ROM 日志打印

- Strapping 管脚：GPIO46
- eFuse 参数：EFUSE_UART_PRINT_CONTROL 和 EFUSE_UART_PRINT_CHANNEL

上述 eFuse 参数的默认值均为 0，也就是说没有烧写过。eFuse 只能烧写一次，一旦烧写为 1，便不能恢复为 0。有关烧写 eFuse 的信息，请参考 [《ESP32-S2 技术参考手册》](#) > 章节 eFuse 控制器。

上述 strapping 管脚如果没有连接任何电路或连接的电路处于高阻抗状态，则其默认值（即逻辑电平值）取决于管脚内部弱上拉/下拉电阻在复位时的状态。

表 3-1. Strapping 管脚的默认配置

Strapping 管脚	默认配置	值
GPIO0	弱上拉	1
GPIO45	弱下拉	0
GPIO46	弱下拉	0

要改变 strapping 管脚的值，可以连接外部下拉/上拉电阻。如果 ESP32-S2 用作主机 MCU 的从设备，strapping 管脚的电平也可通过主机 MCU 控制。

所有 strapping 管脚都有锁存器。系统复位时，锁存器采样并存储相应 strapping 管脚的值，一直保持到芯片掉电或关闭。锁存器的状态无法用其他方式更改。因此，strapping 管脚的值在芯片工作时一直可读取，strapping 管脚在芯片复位后作为普通 IO 管脚使用。

Strapping 管脚的信号时序需遵循表 3-2 和图 3-1 所示的建立时间和保持时间。

表 3-2. Strapping 管脚的时序参数说明

参数	说明	最小值 (ms)
t_{SU}	建立时间，即拉高 CHIP_PU 激活芯片前，电源轨达到稳定所需的时间	0
t_H	保持时间，即 CHIP_PU 已拉高、strapping 管脚变为普通 IO 管脚开始工作前，可读取 strapping 管脚值的时间	3

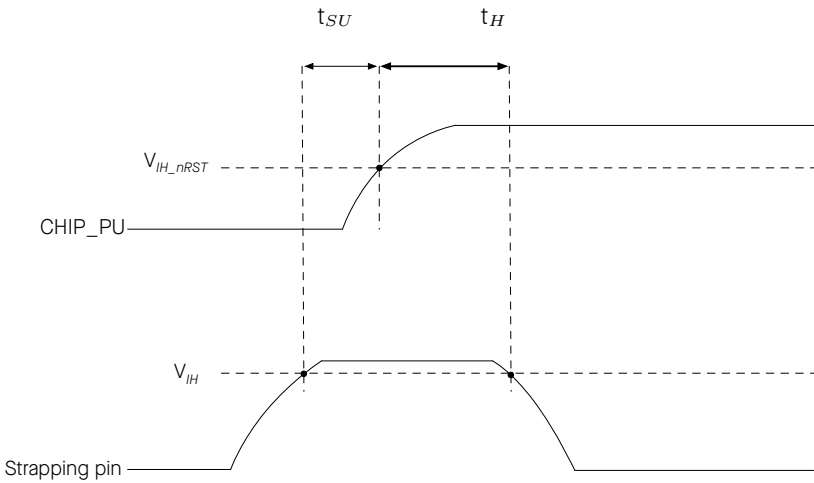


图 3-1. Strapping 管脚的时序参数图

3.1 芯片启动模式控制

复位释放后，GPIO0 和 GPIO46 共同决定启动模式。详见表 3-3 芯片启动模式控制。

表 3-3. 芯片启动模式控制

启动模式	GPIO0	GPIO46
SPI boot 模式	1	任意值
Joint download boot 模式 ²	0	0

¹ 加粗表示默认值和默认配置。

² Joint Download Boot 模式下支持以下下载方式：

- USB-OTG Download Boot
- UART Download Boot
- SPI Download Boot

3.2 VDD_SPI 电压控制

ESP32-S2 系列芯片所需的 VDD_SPI 电压请参考表 1-1 ESP32-S2 系列芯片对比。

电压有两种控制方式，具体取决于 EFUSE_VDD_SPI_FORCE 的值。

表 3-4. VDD_SPI 电压控制

VDD_SPI 电源 ²	电压	EFUSE_VDD_SPI_FORCE	GPIO45	EFUSE_VDD_SPI_TIEH
VDD3P3_RTC 通过 R_{SPI} 供电	3.3 V	0	0	忽略
		1	忽略	1
Flash 稳压器	1.8 V	0	1	忽略
		1	忽略	0

¹ 加粗表示默认值和默认配置。

² 请参考章节 2.5.2 电源管理。

3.3 ROM 日志打印控制

系统启动过程中，ROM 代码日志可打印至：

- (默认) UART0
- UART1

EFUSE_UART_PRINT_CONTROL 和 GPIO46 控制 **UART** ROM 日志打印，如表 3-5 *UART ROM 日志打印控制* 所示。

EFUSE_UART_PRINT_CHANNEL 控制 ROM 日志打印至 UART0 或 UART1。

- 0: UART0
- 1: UART1

表 3-5. UART ROM 日志打印控制

UART ROM 日志打印	EFUSE_UART_PRINT_CONTROL	GPIO46
使能	0	忽略
	1	0
	2	1
关闭	1	1
	2	0
	3	忽略

¹ **加粗**表示默认值和默认配置。

4 功能描述

4.1 系统

本章节描述了芯片操作的核心部分，包括微处理器、存储器组织结构、系统组件和安全功能。

4.1.1 微处理器和主机

本章节描述了芯片内的核心处理单元及其功能。

4.1.1.1 CPU

ESP32-S2 搭载低功耗 Xtensa® LX7 32 位单核处理器，具有以下特性：

- 7 级流水线架构，支持高达 240 MHz 的时钟频率
- 16 位 / 24 位指令集提供高代码密度
- 支持 32 位乘法器、32 位除法器
- 非缓存 GPIO 指令
- 支持 6 级 32 个中断
- 支持 windowed ABI，64 个物理通用寄存器
- 支持带 TRAX 压缩模块的 trace 功能，最大 16 KB trace memory
- 用于调试的 JTAG 接口

有关 Xtensa® 指令集架构 (ISA) 的说明可以参考 [Xtensa® Instruction Set Architecture \(ISA\) Summary](#)。

4.1.1.2 超低功耗协处理器

ULP 处理器可以用于在正常工作模式下协助 CPU，也可以用于在系统休眠时代替 CPU 来执行任务。ULP 处理器和 RTC 存储器在 Deep-sleep 模式下仍保持工作状态。因此，开发者可以将 ULP 协处理器的程序存放在 RTC 慢速存储器中，使其能够在 Deep-sleep 模式下访问 RTC GPIO、RTC 外设、RTC 定时器和内置传感器。

ESP32-S2 集成了两个协处理器，分别基于 RISC-V 指令集 (ULP-RISC-V) 和有限状态机 FSM 架构 (ULP-FSM)。协处理器的时钟为内置 8 MHz 振荡器。

ULP-RISC-V 协处理器具有以下特性：

- 支持 [RV32IMC](#) 指令集
- 32 个 32 位通用寄存器
- 32 位乘除法器
- 支持中断
- 支持被主 CPU、专用定时器、RTC GPIO 启动

ULP-FSM 协处理器具有以下特性：

- 支持常用指令，包括运算、跳转、控制等
- 支持传感器专用指令

- 支持被主 CPU、专用定时器、RTC GPIO 启动

注意：两个协处理器不能同时使用。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 超低功耗协处理器 (ULP)。

4.1.1.3 DMA 控制器

ESP32-S2 包含一个 DMA 控制器，在外设与存储器之间以及存储器与存储器之间提供高速数据传输。该控制器具有以下特性：

- AHB 总线架构
- 支持半双工和全双工收发数据
- 数据传输以字节为单位，传输数据量可软件编程
- 访问内部 RAM 时，支持 INCR burst 传输
- DMA 能够访问的内部 RAM 最大地址空间为 320 KB
- DMA 能够访问的最大外部地址空间为 10.5 MB
- 通过 DMA 实现高速数据传输

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 DMA 控制器 (DMA)。

4.1.2 存储器组织结构

本章节描述了存储器布局，解释数据的存储、访问和管理方式，以实现高效的操作。

ESP32-S2 的地址映射结构如图 4-1 [地址映射结构](#) 所示。

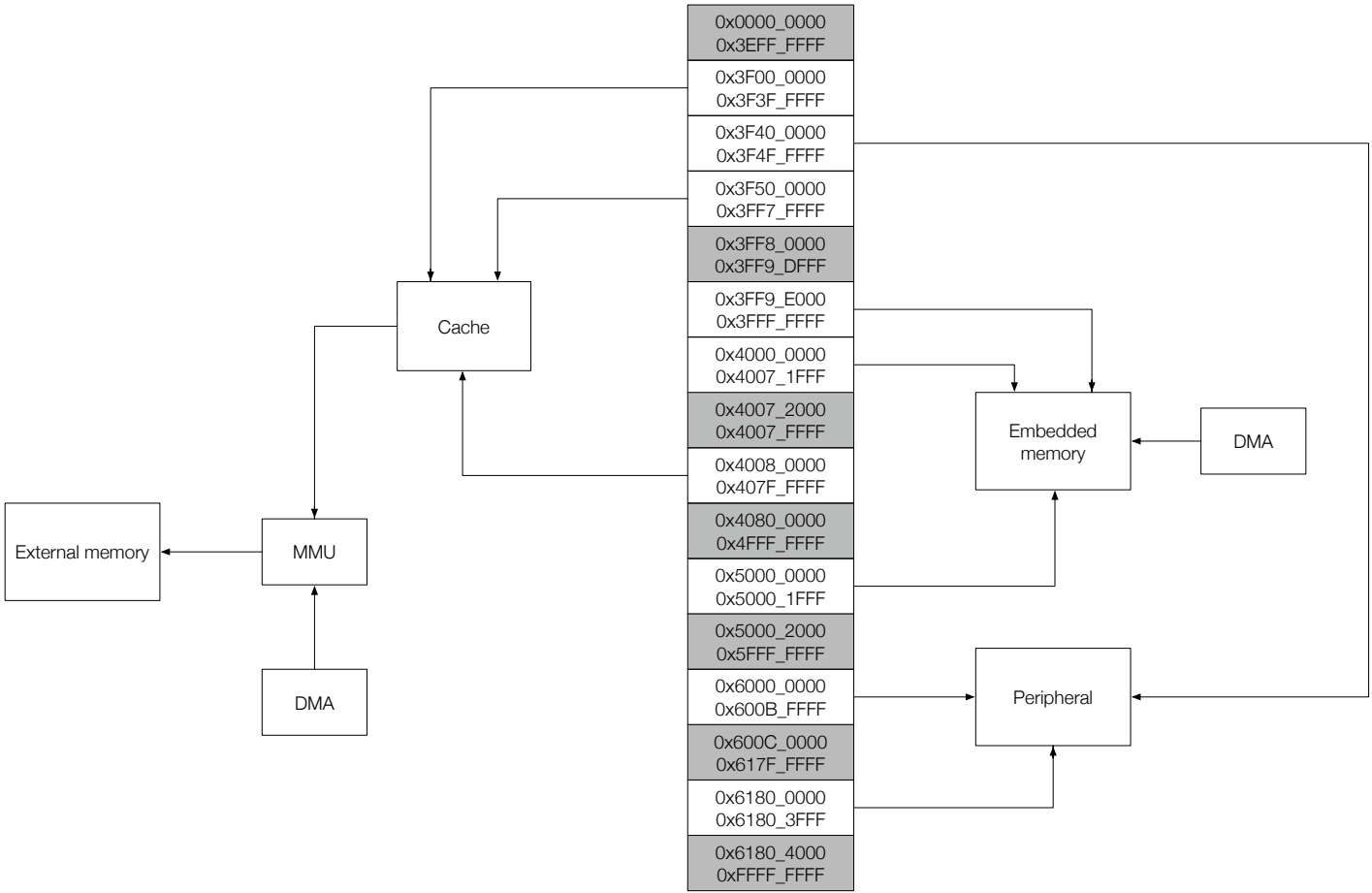


图 4-1. 地址映射结构

说明：
图中灰色背景标注的地址空间不可用。

4.1.2.1 片上存储

ESP32-S2 片上存储包括：

- **128 KB ROM**：用于程序启动和内核功能调用
- **320 KB 片上 SRAM**：用于数据和指令存储，时钟频率可配置，最大 240 MHz。
- **RTC 快速存储器**：为 8 KB SRAM，可被主 CPU 访问，在 Deep-sleep 模式下可以保存数据
- **RTC 慢速存储器**：为 8 KB SRAM，可被主 CPU 或协处理器访问，在 Deep-sleep 模式下可以保存数据
- **4 Kbit eFuse**：其中 1792 位保留给用户使用，例如用于存储密钥和设备 ID
- **封装内和 PSRAM**：不同型号有区别，详见章节 1 [ESP32-S2 系列型号对比](#)

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 系统和存储器。

4.1.2.2 外部存储器

ESP32-S2 支持多个外部 QSPI/OSPI flash 和片外 RAM。该系列芯片还支持基于 XTS-AES 的硬件加解密功能，从而保护开发者 flash 和片外 RAM 中的程序和数据。

CPU 的指令空间、只读数据空间可以映射到外部 flash 和片外 RAM，CPU 的数据空间还可以映射到片外 RAM。外部 flash 和片外 RAM 各可以最大支持 1 GB。

通过高速缓存，ESP32-S2 一次最多可以同时有：

- 7.5 MB 的指令空间映射到 flash 与片外 RAM。如果实际使用指令空间大小超出 3.5 MB，则可能由于 CPU 的内部流水线特性导致 cache 性能略有降低。
- 4 MB 的只读数据空间以 64 KB 的块映射到 flash 或片外 RAM，支持 8 位、16 位、32 位读取。
- 10.5 MB 的数据空间以 64 KB 的块映射到片外 RAM。支持 8 位、16 位、32 位读写。10.5 MB 也可以是只读数据空间，映射到 flash。

说明：

芯片启动完成后，软件可以自定义片外 RAM 或 flash 到 CPU 地址空间的映射。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 系统和存储器。

4.1.2.3 Cache

ESP32-S2 包含独立的指令和数据 cache，具有以下特性：

- 可独立配置大小，8 KB 或 16 KB
- 4 路组关联
- 块大小支持 16 字节或 32 字节
- 支持 pre-load 功能
- 支持 lock 功能
- 支持关键字优先 (critical word first) 和提前重启 (early restart)

4.1.3 系统组件

本章节描述了对系统的整体功能和控制起到重要作用的组件。

4.1.3.1 时钟

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 复位和时钟。

CPU 时钟

CPU 时钟有 4 种可能的时钟源：

- 外置 40 MHz 主晶振时钟
- 内置 8 MHz 振荡器时钟
- PLL 时钟

- 音频 PLL 时钟

应用程序可以在外置主晶振、PLL 时钟、音频 PLL 时钟和内置 8 MHz 时钟中选择一个作为时钟源。根据不同的应用程序，被选择的时钟源直接或在分频之后驱动 CPU 时钟。

说明：

ESP32-S2 必须有外置主晶振时钟才可运行。

RTC 时钟

RTC 慢速时钟有 3 种可能的时钟源：

- 外置低速 (32 kHz) 晶振时钟
- 内置 RC 振荡器（通常为 90 kHz，频率可调节）
- 内置 31.25 kHz 时钟（由内置 8 MHz 振荡器时钟经 256 分频生成）

RTC 快速时钟有 2 种可能的时钟源：

- 外置主晶振的 4 分频时钟
- 内置 8 MHz 振荡器的 N 分频时钟

RTC 慢速时钟应用于 RTC 计数器、RTC 看门狗和低功耗控制器；RTC 快速时钟应用于 RTC 外设和传感器控制器。

音频 PLL 时钟

音频时钟由超低噪声小数分频 PLL 生成。

4.1.3.2 系统定时器

64 位通用定时器

ESP32-S2 内置 4 个 64 位通用定时器，具有 16 位分频器和 64 位可自动重载的向上/向下计数器。

定时器具有如下功能：

- 16 位时钟预分频器，分频系数为 1-65536
- 64 位时基计数器可配置成递增或递减
- 可读取时基计数器的实时值
- 暂停和恢复时基计数器
- 可配置的报警产生机制
- 计数器值重新加载（报警时自动重新加载或软件控制的即时重新加载）
- 电平触发中断和边沿触发中断机制

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 定时器组 (TIMG)。

看门狗定时器

ESP32-S2 中有三个看门狗定时器：两个定时器组中各一个（称作主系统看门狗定时器，缩写为 MWDT），RTC 模块中一个（称作 RTC 看门狗定时器，缩写为 RWDT）。看门狗在运行期间会经历四个阶段（除非看门狗被按时喂狗或者处于关闭状态），每个阶段均可配置单独的超时时间和超时动作，其中除了 RWDT 支持四种超时动作外，其它两个看门狗仅支持三种。超时动作包括：中断、CPU 复位、内核复位和系统复位。其中，只有 RWDT 能够触发系统复位，即复位芯片内部所有的数字电路，包括 RTC 和主系统。每个阶段的超时时间都可单独设置。

在引导加载 flash 固件期间，RWDT 和第一个 MWDT 会自动使能，以检测引导过程中发生的错误，并恢复运行。

看门狗定时器具有如下特性：

- 四个阶段，每个阶段都可配置超时时间。每阶段都可单独配置、使能和关闭。
- 如在某个阶段发生超时，则会采取三或四种（分别针对 MWDT 和 RWDT）动作中的一种（中断、CPU 复位、内核复位和系统复位）。
- 保护 32 位超时计数器，防止 RWDT 和 MWDT 的配置被无意间更改。
- Flash 启动保护
如果在预定时间内 SPI flash 的引导过程没有完成，看门狗会重启整个主系统。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 看门狗定时器 (WDT)。

4.1.3.3 电源管理单元

ESP32-S2 采用了先进的电源管理技术，可以在不同的功耗模式之间切换。ESP32-S2 支持的功耗模式有：

- Active 模式：CPU 和芯片射频处于工作状态。芯片可以接收、发射和侦听信号。
- Modem-sleep 模式：CPU 可运行，时钟频率可配置。Wi-Fi 基带和射频关闭，但 Wi-Fi 可保持连接。
- Light-sleep 模式：CPU 暂停运行。RTC 外设以及 ULP 协处理器运行。任何唤醒事件（MAC、RTC 定时器或外部中断）都会唤醒芯片。Wi-Fi 可保持连接。
- Deep-sleep 模式：CPU 和大部分外设都会掉电，只有 RTC 存储器和 RTC 外设处于工作状态。Wi-Fi 连接数据存储在 RTC 中。ULP 协处理器可以工作。
- Hibernation 模式：内置的 8 MHz 振荡器和 ULP 协处理器均被禁用。RTC 存储器的电源被切断。只有 1 个位于低速时钟上的 RTC 时钟定时器和某些 RTC GPIO 在工作。RTC 时钟定时器或 RTC GPIO 可以将芯片从 Hibernation 模式中唤醒。

设备在不同的功耗模式下有不同的电流消耗，详情请见章节 5.6 功耗特性。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 低功耗管理 (RTC_CNTL)。

4.1.4 加密和安全组件

本章节描述了集成在芯片中用于保护数据和操作的安全功能。

4.1.4.1 加密硬件加速器

ESP32-S2 配备硬件加速器，支持一些通用加密算法，比如 AES (FIPS PUB 197)、ECB/CBC/OFB/CFB/CTR (NIST SP 800-38A)、GCM (NIST SP 800-38D)、SHA (FIPS PUB 180-4) 和 RSA 等，还支持大数乘法、大数模乘等独立运算，其中 RSA 和大数模乘运算最大长度可达 4096 位，大数乘法的因子最大长度可达 2048 位。

4.1.4.2 物理安全特性

- 外部 flash 和片外 RAM 通过 AES-XTS 算法进行加密，加密算法使用的密钥无法被软件读写，因此用户的应用程序代码与数据不会被非法获取。
- 安全启动功能确保只启动已签名（具有 RSA-PSS 签名）的固件，此功能的可信度是根植于硬件逻辑。
- HMAC 模块可以使用软件无法访问的安全密钥来生成用于身份验证或其他用途的 MAC 签名。
- RSA 数字签名外设 (RSA_DS) 可以使用软件无法访问的 RSA 密钥生成用于身份验证的 RSA 签名。

4.2 外设

本章节介绍了芯片上的外设接口，包括扩展芯片功能的通信接口和片上传感器。

4.2.1 通讯接口

本章节介绍了芯片与外部设备和网络进行通信和交互的接口。

4.2.1.1 通用输入/输出接口 (GPIO)

ESP32-S2 共有 43 个 GPIO 管脚，通过配置对应的寄存器，可以为这些管脚分配不同的功能。除作为数字信号管脚外，部分 GPIO 管脚也可配置为模拟功能管脚，比如 ADC、DAC、touch 等管脚。

除 GPIO46 为固定下拉外，其余 GPIO 都可以被配置为内部上拉/下拉，或者被设置为高阻。GPIO 配置为输入管脚时，软件可通过读取寄存器获取其输入值。输入管脚也可经设置产生边缘触发或电平触发的 CPU 中断。除 GPIO46 只有输入功能外，其他数字 IO 管脚都是双向、非反相和三态的，包括带有三态控制的输入和输出缓冲器。这些管脚可以复用作其他功能，例如 UART、SPI 等。当芯片低功耗运行时，GPIO 可设定为保持状态。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 IO MUX 和 GPIO 交换矩阵 (GPIO, IO_MUX)。

4.2.1.2 SPI 控制器

ESP32-S2 共有 4 个 SPI (SPI0, SPI1, SPI2 和 SPI3)。SPI0 和 SPI1 只可以配置成 SPI 存储器模式，SPI2 既可以配置成 SPI 存储器模式又可以配置成通用 SPI 模式；SPI3 只可以配置成通用 SPI 模式。

- **SPI 存储器 (SPI Memory) 模式**

SPI 存储器模式 (SPI0, SPI1 和 SPI2) 用于连接 SPI 接口的外部存储器。SPI 存储器模式下数据传输长度以字节为单位，最高支持 8 线 STR/DDR 读写操作。时钟频率可配置，STR 模式下支持的最高时钟频率为 80 MHz，DDR 模式下支持的最高时钟频率为 40 MHz。

- **SPI2 通用 SPI (GP-SPI) 模式**

SPI2 作为通用 SPI 时，既可以配置成主机模式，又可以配置成从机模式。主机模式支持 2 线全双工和 1/2/4/8 线半双工通信；从机模式支持 2 线全双工和 1/2/4 线半双工通信。通用 SPI 的主机时钟频率可配置；数据传输长度以字节为单位；时钟极性 (CPOL) 和相位 (CPHA) 可配置；可连接 DMA 通道。

- 在 2 线全双工通信模式下，主机的时钟最高频率为 80 MHz，从机的时钟最高频率为 40 MHz。支持 SPI 传输的 4 种时钟模式。
- 在主机 1/2/4/8 线半双工通信模式下，时钟频率最高为 80 MHz，支持 SPI 传输的 4 种时钟模式。
- 在从机 1/2/4 线半双工通信模式下，时钟频率最高为 40 MHz，也支持 SPI 传输的 4 种时钟模式。

- **SPI3 通用 SPI (GP-SPI) 模式**

SPI3 只能作为通用 SPI，既可以配置成主机模式，又可以配置成从机模式，具有 2 线全双工和 1 线半双工通信功能。通用 SPI 的主机时钟频率可配置；数据传输长度以字节为单位；时钟极性 (CPOL) 和相位 (CPHA) 可配置；可连接 DMA 通道。

- 在 2 线全双工通信模式下，主机的时钟频率最高为 80 MHz，从机的时钟频率最高为 40 MHz。支持 SPI 传输的 4 种时钟模式。
- 在 1 线半双工通信模式下，主机的时钟频率最高为 80 MHz，支持 SPI 传输的 4 种时钟模式；从机的时钟频率最高为 40 MHz，也支持 SPI 传输的 4 种时钟模式。

SPI 信号与 GPIO 管脚的映射关系如表 4-1 *SPI 信号总线与芯片管脚的映射关系表* 所示：

表 4-1. SPI 信号总线与芯片管脚的映射关系表

标准 SPI		扩展 SPI			
全双工通信	半双工通信	芯片管脚信号			
SPI 信号总线	SPI 信号总线	管脚功能	SPI 信号总线	FSPI 信号总线	SPI3 信号总线
MOSI	MOSI	D	SPID	FSPID	SPI3_D
MISO	(MISO)	Q	SPIQ	FSPIQ	SPI3_Q
CS	CS	CS	SPICSO ~ 1	FSPICSO ~ 5	SPI3_CS0 ~ 2
CLK	CLK	CLK	SPICLK	FSPICLK	SPI3_CLK
—	—	WP	SPIWP	FSPIWP	—
—	—	HD	SPIHD	FSPIHD	SPI3_HD
—	—	CD	—	FSPICD	SPI3_CD
—	—	DQS	SPIDQS	FSPIDQS	SPI3_DQS
—	—	IO4 ~ 7	SPIIO4 ~ 7	FSPIIO4 ~ 7	—
—	—	VSYNC	—	FSPI_VSYNC	—
—	—	HSYNC	—	FSPI_HSYNC	—
—	—	DE	—	FSPI_DE	—

通常情况下，ESP32-S2 和外接 flash 芯片的数据端口连接关系是：

SPI 8 线模式时：

- SPID (SPID) = IO0
- SPIQ (SPIQ) = IO1
- SPIWP (SPIWP) = IO2
- SPIHD (SPIHD) = IO3
- GPIO33 = IO4
- GPIO34 = IO5
- GPIO35 = IO6
- GPIO36 = IO7
- GPIO37 = DQS

SPI 4 线模式时：

- SPID (SPID) = IO0
- SPIQ (SPIQ) = IO1
- SPIWP (SPIWP) = IO2
- SPIHD (SPIHD) = IO3

SPI 2 线模式时：

- SPID (SPID) = IO0
- SPIQ (SPIQ) = IO1

SPI 1 线模式时:

- SPID (SPID) = DI
- SPIQ (SPIQ) = DO
- SPIWP (SPIWP) = WP#
- SPIHD (SPIHD) = HOLD#

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *SPI 控制器 (SPI)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.3 LCD 控制器

SPI2 模块支持并行 8 位 RGB、I8080、Moto6800 接口，I2S 模块支持 8/16/24 位并行接口 (I8080)。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *SPI 控制器 (SPI)* 和 [《ESP32-S2 技术参考手册》](#) > 章节 *I2S 控制器 (I2S)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.4 UART 控制器

ESP32-S2 有 2 个 UART 接口，即 UART0、UART1，支持异步通信 (RS232 和 RS485) 和 IrDA，通信速率可达 5 Mbps。UART 支持 CTS 和 RTS 信号的硬件管理以及软件流控 (XON 和 XOFF)。这两个接口均可被 DMA 访问或者 CPU 直接访问。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *UART 控制器 (UART)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.5 I2C 控制器

ESP32-S2 有 2 个 I2C 总线接口，根据用户的配置，总线接口可以用作 I2C 主机或从机模式。I2C 接口支持：

- 标准模式 (100 Kbit/s)
- 快速模式 (400 Kbit/s)
- 速度最高可达 5 MHz，但受制于 SDA 上拉强度
- 7 位/10 位寻址模式
- 双寻址模式

用户可以配置指令寄存器来控制 I2C 接口，从而实现更多灵活的应用。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *I2C 控制器 (I2C)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.6 I2S 控制器

ESP32-S2 有 1 个标准 I2S 接口，可以以主机或从机模式，在全双工或半双工模式下工作，并且可被配置为 8/16/24/32 位的输入输出通道，支持频率从 10 kHz 到 40 MHz 的 BCK 时钟。

I2S 接口有专用的 DMA 控制器。支持 PCM 接口。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *I2S 控制器 (I2S)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.7 Camera 接口

ESP32-S2 支持 8 位或 16 位 DVP 图像传感器接口，最高时钟频率支持到 40 MHz，但与 I2S 接口共用一套硬件资源。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *I2S 控制器 (I2S)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.8 红外遥控

红外遥控器支持 4 通道的红外发射和接收。通过程序控制脉冲波形，遥控器可以支持多种红外协议和单线协议。4 个通道共用 1 个 256 × 32 位的存储模块来存放收发的波形。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *红外遥控 (RMT)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.9 脉冲计数控制器

脉冲计数器通过多种模式捕捉脉冲并对脉冲边沿计数。内部有 4 个通道，每个通道一次可同时捕捉 4 个信号。每组 4 个输入包括 2 个脉冲信号和 2 个控制信号。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *脉冲计数控制器 (PCNT)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.10 LED PWM 控制器

LED PWM 控制器可以用于生成 8 路独立的数字波形。它具有如下特性：

- 波形的周期和占空比可配置，在信号周期为 1 ms 时，占空比精确度可达 18 位
- 多种时钟源选择，包括：APB 总线时钟、外置主晶振时钟
- 可在 Light-sleep 模式下工作
- 支持硬件自动步进式地增加或减少占空比，可用于 LED RGB 彩色梯度发生器

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *LED PWM 控制器 (LEDC)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.11 USB On-The-Go 接口

ESP32-S2 带有一个集成了收发器的全速 USB OTG 外设，符合 USB 2.0 规范（注意，该外设不支持 480 Mbit/s 的高速传输模式）。它具有以下特性：

- 软件可配置的端点设置，支持挂起/恢复。
- 支持动态 FIFO 大小
- 会话请求协议 (SRP) 和主机协商协议 (HNP)。
- 芯片内部已集成全速 USB PHY。

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *USB On-The-Go (USB)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.1.12 双线汽车接口

ESP32-S2 系列带有一个 TWAI® 控制器，具有如下特性：

- 兼容 ISO 11898-1 协议（CAN 规范 2.0）
- 支持标准格式（11-bit 标识符）和扩展格式（29-bit 标识符）
- 支持 1 Kbit/s ~ 1 Mbit/s 位速率
- 支持多种操作模式：正常模式、只听模式和自测模式
- 64 字节接收 FIFO
- 特殊发送：单次发送和自发自收
- 接收滤波器（支持单滤波器和双滤波器模式）
- 错误检测与处理：错误计数、错误报警限制可配置、错误代码捕捉和仲裁丢失捕捉

更多信息请参考 [《ESP32-S2 技术参考手册》](#) > 章节 *双线汽车接口 (TWAI)*。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.2 模拟信号处理

本小节描述芯片上感知和处理现实世界数据的组件。

4.2.2.1 ADC

ESP32-S2 集成了 2 个 12 位 SAR ADC，共支持 20 个模拟通道输入。为了实现更低功耗，ESP32-S2 的 ULP 协处理器也可以在睡眠方式下测量电压，此时，可通过设置阈值或其他触发方式唤醒 CPU。

最多可配置 20 个管脚的 ADC，用于电压模数转换。

有关 ADC 特性，请参考表 [5.5 ADC 特性](#)。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.2.2 DAC

ESP32-S2 有 2 个 8 位 DAC 通道，将 2 路数字信号分别转化为 2 个模拟电压信号输出，两个通道可以独立地工作。DAC 电路由内置电阻串和 1 个缓冲器组成。DAC 的参考电压为 VDD3P3_RTC_IO。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.2.2.3 温度传感器

温度传感器生成一个随温度变化的电压。内部 ADC 将传感器电压转化为一个数字量。

温度传感器的测量范围为-20 °C 到 110 °C。温度传感器一般只适用于监测芯片内部温度的变化，该温度值会随着微控制器时钟频率或 IO 负载的变化而变化。一般来讲，芯片内部温度会高于工作环境温度。

4.2.2.4 触摸传感器

ESP32-S2 提供了多达 14 个电容式传感 GPIO，能够探测由手指或其他物品直接接触或接近而产生的电容差异。这种设计具有低噪声和高灵敏度的特点，可以用于支持使用相对较小的触摸板。设计中也可以使用触摸板阵列以探测更大区域或更多点。ESP32-S2 的触摸传感器同时还支持防水和数字滤波等功能来进一步提高传感器的性能。

说明：

ESP32-S2 触摸传感器目前尚无法通过射频抗扰度测试系统 (CS) 认证，应用场景有所限制。

管脚分配

详见章节 [2.3.5 外设管脚分配](#)。

4.3 无线通信

本节描述了芯片的无线通信能力，涵盖无线电模块和 Wi-Fi。

4.3.1 无线电

ESP32-S2 射频包含以下主要模块：

- 2.4 GHz 接收器
- 2.4 GHz 发射器
- 偏置 (Bias) 和线性稳压器
- Balun 和收发切换器
- 时钟生成器

4.3.1.1 2.4 GHz 接收器

2.4 GHz 接收器将 2.4 GHz 射频信号解调为正交基带信号，并用 2 个高精度、高速的 ADC 将后者转为数字信号。为了适应不同的信道情况，ESP32-S2 集成了 RF 滤波器、自动增益控制 (AGC)、DC 偏移补偿电路和基带滤波器。

4.3.1.2 2.4 GHz 发射器

2.4 GHz 发射器将正交基带信号调制为 2.4 GHz 射频信号，使用大功率互补金属氧化物半导体 (CMOS) 功率放大器驱动天线。数字校准进一步改善了功率放大器的线性。

为了抵消射频接收器的瑕疵，ESP32-S2 还另增了校准措施，例如：

- 载波泄露消除
- I/Q 幅度/相位匹配
- 基带非线性抑制
- 射频非线性抑制
- 天线匹配

这些内置校准措施缩短了产品测试的成本和时间，并且不再需要测试设备。

4.3.1.3 时钟生成器

时钟生成器为接收器和发射器生成 2.4 GHz 正交时钟信号，所有部件均集成于芯片上，包括电感、变容二极管、环路滤波器、线性稳压器和分频器。

时钟生成器带有内置校准电路和自测电路。运用自主知识产权的优化算法，对正交时钟的相位和相位噪声进行优化处理，使接收器和发射器都有最好的性能表现。

4.3.2 Wi-Fi

ESP32-S2Wi-Fi 射频和基带支持以下特性：

- 802.11b/g/n

- 802.11n MCS0-7 支持 20 MHz 和 40 MHz 带宽
- 802.11n MCS32
- 802.11n 0.4 μ s 保护间隔
- 数据率高达 150 Mbps
- STBC RX (单空间流)
- 可调节的发射功率
- 天线分集;

ESP32-S2 支持基于外部射频开关的天线分集与选择。外部射频开关由一个或多个 GPIO 管脚控制, 用来选择最合适的天线以减少信道衰落的影响。

4.3.2.1 Wi-Fi MAC

ESP32-S2 完全遵循 802.11 b/g/n Wi-Fi MAC 协议栈, 支持分布式控制功能 (DCF) 下的基本服务集 (BSS) STA 和 SoftAP 操作。支持通过最小化主机交互来优化有效工作时长, 以实现功耗管理。

ESP32-S2 Wi-Fi MAC 自行支持的底层协议功能如下:

- 4 $\times$ 虚拟 Wi-Fi 接口
- 同时支持基础结构型网络 (Infrastructure BSS) Station 模式/SoftAP 模式/混杂模式
- RTS 保护, CTS 保护, 立即块确认 (Immediate Block ACK)
- 分片和重组 (Fragmentation & defragmentation)
- TX/RX A-MPDU, RX A-MSDU
- 传输机会 (TXOP)
- 无线多媒体 (WMM)
- CCMP, TKIP, WAPI, WEP, BIP
- 自动 Beacon 监测 (硬件 TSF)
- 802.11mc FTM

4.3.3 网络特性

乐鑫提供的固件支持 TCP/IP 联网、ESP-WIFI-MESH 联网或其他 Wi-Fi 联网协议, 同时也支持 TLS 1.0、1.1、1.2。

5 电气特性

5.1 绝对最大额定值

超出表 5-1 绝对最大额定值的绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件在这些或其它条件下超出章节 5.2 建议工作条件 技术规格指标的功能性操作。长时间暴露在绝对最大额定条件下可能会影响设备的可靠性。

表 5-1. 绝对最大额定值

参数	说明	最小值	最大值	单位
输入电源管脚 ¹	允许输入电压	-0.3	3.6	V
I_{output} ²	IO 输出总电流	—	1800	mA
T_{STORE}	存储温度	-40	150	°C

¹ 更多关于输入电源管脚的信息，见章节 2.5.1 电源管脚。

² 在 25 °C 的环境温度下连续 24 小时保持所有 IO 管脚拉高并接地，设备工作完全正常。

5.2 建议工作条件

推荐环境温度，请参考章节 1 ESP32-S2 系列型号对比。

表 5-2. 建议工作条件

参数 ¹	说明	最小值	典型值	最大值	单位
VDDA, VDD3P3, VDD3P3_RTC	建议输入电压	2.8	3.3	3.6	V
VDD3P3_RTC_IO ²	建议输入电压	3.0	3.3	3.6	V
VDD_SPI (输入)	—	1.8	3.3	3.6	V
VDD3P3_CPU ³	建议输入电压	2.8	3.3	3.6	V
I_{VDD}	输入总电流	0.5	—	—	A
T_J	结温	-40	—	125	°C

¹ 请结合章节 2.5 电源 阅读。

² 使用 VDD3P3_RTC_IO 给 VDD_SPI 供电时（见章节 2.5.2 电源管理），应考虑 R_{SPI} 的电压降。更多信息，请参考章节 5.3 VDD_SPI 输出特性。

³ 写 eFuse 时，由于烧录 eFuse 的电路较敏感，VDD3P3_CPU 的电压应不超过 3.3 V。

5.3 VDD_SPI 输出特性

表 5-3. VDD_SPI 内部和输出特性

参数	说明 ¹	典型值	单位
R_{SPI}	VDD_SPI 连接 3.3 V flash/ PSRAM 时，由 VDD3P3_RTC_IO 经 R_{SPI} 供电 ²	5	Ω
I_{SPI}	VDD_SPI 连接 1.8 V flash/PSRAM 时，flash 调压器供电的输出电流	40	mA

¹ 请结合章节 2.5.2 电源管理 阅读。

² VDD3P3_RTC_IO 需高于 $VDD_flash_min + I_flash_max * R_{SPI}$ ，其中

- VDD_flash_min – flash/PSRAM 的最小工作电压
- I_flash_max – flash/PSRAM 的最大工作电流

5.4 直流电气特性 (3.3 V, 25 °C)

表 5-4. 直流电气特性 (3.3 V, 25 °C)

参数	说明	最小值	典型值	最大值	单位
C_{IN}	管脚电容	—	2	—	pF
V_{IH}	高电平输入电压	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
V_{IL}	低电平输入电压	-0.3	—	$0.25 \times VDD^1$	V
I_{IH}	高电平输入电流	—	—	50	nA
I_{IL}	低电平输入电流	—	—	50	nA
V_{OH}^2	高电平输出电压	$0.8 \times VDD^1$	—	—	V
V_{OL}^2	低电平输出电压	—	—	$0.1 \times VDD^1$	V
I_{OH}	高电平拉电流 ($VDD^1 = 3.3$ V, $V_{OH} \geq 2.64$ V, PAD_DRIVER = 3)	—	40	—	mA
I_{OL}	低电平灌电流 ($VDD^1 = 3.3$ V, $V_{OL} = 0.495$ V, PAD_DRIVER = 3)	—	28	—	mA
R_{PU}	内部弱上拉电阻	—	45	—	k Ω
R_{PD}	内部弱下拉电阻	—	45	—	k Ω
V_{IH_nRST}	芯片复位释放电压 (CHIP_PU 应满足电压范围)	$0.75 \times VDD^1$	—	$VDD^1 + 0.3$	V
V_{IL_nRST}	芯片复位电压 (CHIP_PU 应满足电压范围)	-0.3	—	$0.25 \times VDD^1$	V

¹ VDD – 各个电源域电源管脚的电压。

² V_{OH} 和 V_{OL} 为负载是高阻条件下的测试值。

5.5 ADC 特性

本章节数据是在 ADC 外接 100 nF 电容、输入为 DC 信号、25 °C 环境温度、Wi-Fi 关闭条件下的测量结果。

表 5-5. ADC 特性

符号	参数	最小值	最大值	单位
DNL (差分非线性) ¹	ADC 外接 100 nF 电容; 输入为 DC 信号;	-7	7	LSB
INL (积分非线性)	环境温度 25 °C; Wi-Fi 关闭	-12	12	LSB
采样速度	—	—	100	kSPS 2

¹ 使用滤波器多次采样或计算平均值可以获得更好的 DNL 结果。

² kSPS (kilo samples-per-second) 表示每秒采样千次。

ADC 经硬件校准和 [软件校准](#) 后的结果如表 5-6 所示。如需更高的精度，可选用其他方法自行校准。

表 5-6. ADC 校准结果

参数	说明	最小值	最大值	单位
总误差	ATTEN0, 有效测量范围 0 ~ 700	-10	10	mV
	ATTEN1, 有效测量范围 0 ~ 950	-11	11	mV
	ATTEN2, 有效测量范围 0 ~ 1200	-13	13	mV
	ATTEN3, 有效测量范围 0 ~ 2300	-17	17	mV

说明:

上述 ADC 量程和精度适用于丝印 Date Code (日期代码) 为 **212023** 及之后的芯片, 或产品标签 D/C 1 和 D/C 2 (装配日期代码) 为 **2321** 及之后的芯片。若早于以上代码, 请联系 [乐鑫商务](#) 根据批次提供实际量程和精度。

有关芯片丝印 Date Code 和产品标签 D/C 的描述, 请参考 [《乐鑫芯片包装信息》](#)。

5.6 功耗特性

5.6.1 Active 模式下的 RF 功耗

下列功耗数据是基于 3.3 V 电源、25 °C 环境温度, 在 RF 接口处完成的测试结果。所有发射数据均基于 100% 的占空比测得。

表 5-7. 不同 RF 模式下的 Wi-Fi 功耗

工作模式 ¹	说明		峰值 (mA)
Active（射频工作）	TX	802.11b, 20 MHz, 1 Mbps, @19.5 dBm	310
		802.11g, 20 MHz, 54 Mbps, @15 dBm	220
		802.11n, 20 MHz, MCS7, @13 dBm	200
		802.11n, 40 MHz, MCS7, @13 dBm	160
	RX ¹	802.11b/g/n, 20 MHz	63
		802.11n, 40 MHz	68

¹ 测量 RX 功耗数据时, 外设处于关闭状态, CPU 处于空闲状态。

5.6.2 其他功耗模式下的功耗

以下功耗数据适用于 ESP32-S2、ESP32-S2FH2 和 ESP32-S2FH4 芯片。ESP32-S2FN4R2 及 ESP32-S2R2 由于封装内有 PSRAM，功耗数据可能略高于下表数据。

表 5-8. Modem-sleep 模式下的功耗

模式	CPU 频率 (MHz)	描述	典型值	
			外设时钟全关 (mA)	外设时钟全开 (mA) ¹
Modem-sleep ^{2,3}	240	CPU 空闲	20.0	28.0
		CPU 工作	23.0	32.0
	160	CPU 空闲	14.0	21.0
		CPU 工作	16.0	24.0
	80	CPU 空闲	10.5	18.4
		CPU 工作	12.0	20.0

¹ 实际情况下，外设在不同工作状态下电流会有所差异。

² Modem sleep 模式下，Wi-Fi 设有时钟门控。

³ Modem-sleep 模式下，访问 flash 时功耗会增加。若 flash 速率为 80 Mbit/s，SPI 2 线模式下 flash 的功耗为 10 mA。

表 5-9. 低功耗模式下的功耗

工作模式	说明	典型值 (μA)
Light-sleep ¹	VDD_SPI 和 Wi-Fi 掉电，所有 GPIO 设置为高阻状态	750
Deep-sleep	ULP 协处理器处于工作状态 ²	ULP-FSM 170
		ULP-RISC-V 190
	超低功耗传感器监测模式 ³	22
	RTC 定时器 + RTC 存储器	25
	仅有 RTC 定时器处于工作状态	20
关闭	CHIP_PU 脚拉低，芯片处于关闭状态	1

¹ Light-sleep 模式下，SPI 相关管脚上拉，封装内 PSRAM 的功耗典型值为 140 μA。带有封装内 PSRAM 的芯片包括 ESP32-S2FN4R2 及 ESP32-S2R2。

² Deep-sleep 模式下，仅 ULP 协处理器处于工作状态时，可以操作 GPIO 及低功耗 I2C。

³ 当系统处于超低功耗传感器监测模式时，ULP 协处理器或传感器周期性工作。触摸传感器以 1% 占空比工作，系统功耗典型值为 22 μA。

5.7 存储器规格

本节数据来源于存储器供应商的数据手册。以下数值已在设计阶段和/或特性验证中得到确认，但未在生产中进行全面测试。设备出厂时，存储器均为擦除状态。

表 5-10. Flash 规格

参数	说明	最小值	典型值	最大值	单位
VCC	电源电压 (1.8 V)	1.65	1.80	2.00	V
	电源电压 (3.3 V)	2.7	3.3	3.6	V
F_C	最大时钟频率	80	—	—	MHz
—	编程/擦除周期	100,000	—	—	次
T_{RET}	数据保留时间	20	—	—	年
T_{PP}	页编程时间	—	0.8	5	ms
T_{SE}	扇区擦除时间 (4 KB)	—	70	500	ms
T_{BE1}	块擦除时间 (32 KB)	—	0.2	2	s
T_{BE2}	块擦除时间 (64 KB)	—	0.3	3	s
T_{CE}	芯片擦除时间 (16 Mb)	—	7	20	s
	芯片擦除时间 (32 Mb)	—	20	60	s
	芯片擦除时间 (64 Mb)	—	25	100	s
	芯片擦除时间 (128 Mb)	—	60	200	s
	芯片擦除时间 (256 Mb)	—	70	300	s

5.8 可靠性

表 5-11. 可靠性认证

测试项目	测试条件	测试标准
HTOL (高温工作寿命)	125 °C, 1000 小时	JESD22-A108
ESD (静电放电敏感度)	HBM (人体放电模式) ¹ ± 2000 V	JS-001
	CDM (充电器件模式) ² ± 1000 V	JS-002
闩锁测试 (Latch-up)	过电流 ± 200 mA	JESD78
	过电压 $1.5 \times VDD_{max}$	
预处理测试	烘烤: 125 °C, 24 小时 浸泡: 三级 (30 °C, 60% RH, 192 小时) 回流焊: 260 ± 0 °C, 20 秒, 三次	J-STD-020、JESD47、JESD22-A113
TCT (温度循环测试)	−65 °C / 150 °C, 500 次循环	JESD22-A104
uHAST (无偏压高加速温湿度应力试验)	130 °C, 85% RH, 96 小时	JESD22-A118
HTSL (高温贮存寿命)	150 °C, 1000 小时	JESD22-A103
LTSL (低温存储寿命)	−40 °C, 1000 小时	JESD22-A119

¹ JEDEC 文档 JEP155 规定: 500 V HBM 能够在标准 ESD 控制流程下安全生产。

² JEDEC 文档 JEP157 规定: 250 V CDM 能够在标准 ESD 控制流程下安全生产。

6 射频特性

本章提供产品的射频特性表。

射频数据是在天线端口处连接射频线后测试所得，包含了射频前端电路带来的损耗。射频前端电路为 0 Ω 电阻。

工作信道中心频率范围应符合国家或地区的规范标准。软件可以配置工作信道中心频率范围，具体请参考 [《ESP 射频测试指南》](#)。

除非特别说明，射频测试均是在 3.3 V (±5%) 供电电源、25 °C 环境温度的条件下完成。

6.1 Wi-Fi 射频

表 6-1. Wi-Fi 频率

参数	最小值 (MHz)	典型值 (MHz)	最大值 (MHz)
工作信道中心频率	2412	—	2484

6.1.1 Wi-Fi 射频发射器 (TX) 特性

表 6-2. 频谱模板和 EVM 符合 802.11 标准时的发射功率

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	19.5	—
802.11b, 11 Mbps	—	19.5	—
802.11g, 6 Mbps	—	18.0	—
802.11g, 54 Mbps	—	18.0	—
802.11n, HT20, MCS0	—	18.0	—
802.11n, HT20, MCS7	—	17.0	—
802.11n, HT40, MCS0	—	18.0	—
802.11n, HT40, MCS7	—	16.5	—

表 6-3. 发射 EVM 测试

速率	最小值 (dB)	典型值 (dB)	标准限值 (dB)
802.11b, 1 Mbps, @19.5 dBm	—	-25	-10
802.11b, 11 Mbps, @19.5 dBm	—	-25	-10
802.11g, 6 Mbps, @18 dBm	—	-28	-5
802.11g, 54 Mbps, @18 dBm	—	-28	-25
802.11n, HT20, MCS0, @18 dBm	—	-26	-5
802.11n, HT20, MCS7, @17 dBm	—	-30	-27

见下页

表 6-3 – 接上页

速率	最小值 (dB)	典型值 (dB)	标准限值 (dB)
802.11n, HT40, MCS0, @18 dBm	—	-28	-5
802.11n, HT40, MCS7, @16.5 dBm	—	-30	-27

6.1.2 Wi-Fi 射频接收器 (RX) 特性

表 6-4. 接收灵敏度

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	-97	—
802.11b, 2 Mbps	—	-95	—
802.11b, 5.5 Mbps	—	-93	—
802.11b, 11 Mbps	—	-88	—
802.11g, 6 Mbps	—	-92	—
802.11g, 9 Mbps	—	-91	—
802.11g, 12 Mbps	—	-89	—
802.11g, 18 Mbps	—	-87	—
802.11g, 24 Mbps	—	-84	—
802.11g, 36 Mbps	—	-80	—
802.11g, 48 Mbps	—	-76	—
802.11g, 54 Mbps	—	-75	—
802.11n, HT20, MCS0	—	-92	—
802.11n, HT20, MCS1	—	-88	—
802.11n, HT20, MCS2	—	-85	—
802.11n, HT20, MCS3	—	-83	—
802.11n, HT20, MCS4	—	-79	—
802.11n, HT20, MCS5	—	-75	—
802.11n, HT20, MCS6	—	-74	—
802.11n, HT20, MCS7	—	-72	—
802.11n, HT40, MCS0	—	-89	—
802.11n, HT40, MCS1	—	-86	—
802.11n, HT40, MCS2	—	-83	—
802.11n, HT40, MCS3	—	-80	—
802.11n, HT40, MCS4	—	-76	—
802.11n, HT40, MCS5	—	-72	—
802.11n, HT40, MCS6	—	-71	—
802.11n, HT40, MCS7	—	-69	—

表 6-5. 最大接收电平

速率	最小值 (dBm)	典型值 (dBm)	最大值 (dBm)
802.11b, 1 Mbps	—	5	—
802.11b, 11 Mbps	—	5	—
802.11g, 6 Mbps	—	5	—
802.11g, 54 Mbps	—	0	—
802.11n, HT20, MCS0	—	5	—
802.11n, HT20, MCS7	—	0	—
802.11n, HT40, MCS0	—	5	—
802.11n, HT40, MCS7	—	0	—

表 6-6. 接收邻道抑制

速率	最小值 (dB)	典型值 (dB)	最大值 (dB)
802.11b, 1 Mbps	—	35	—
802.11b, 11 Mbps	—	35	—
802.11g, 6 Mbps	—	31	—
802.11g, 54 Mbps	—	14	—
802.11n, HT20, MCS0	—	31	—
802.11n, HT20, MCS7	—	13	—
802.11n, HT40, MCS0	—	19	—
802.11n, HT40, MCS7	—	8	—

7 封装

- 两款封装仅 EPAD 大小不同。
- 有关卷带、载盘和产品标签的信息，请参阅 [《ESP32-S2 芯片包装信息》](#)。
- 俯视图中，芯片管脚从 Pin 1 位置开始按逆时针方向编号。关于管脚序号和名称的详细信息，请参考图 2-1 [ESP32-S2 管脚布局（俯视图）](#)。
- 推荐 PCB 封装图源文件 (dxf) 可使用 [Autodesk Viewer](#) 查看。
 - [ESP32-S2](#)
 - [ESP32-S2F](#)

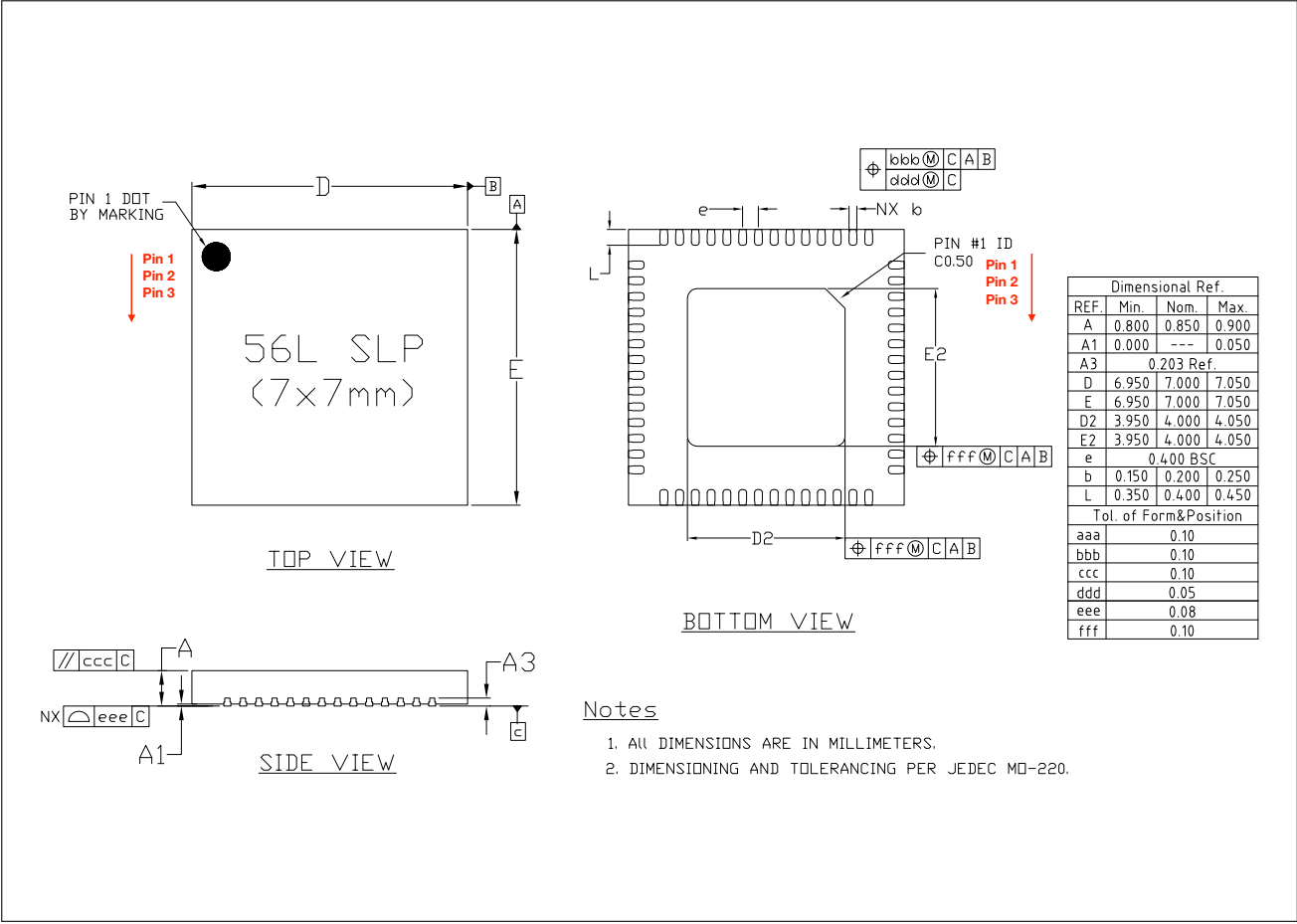


图 7-1. QFN56 (7×7 mm) 封装，用于除 ESP32-S2FN4R2 之外的其他芯片变型

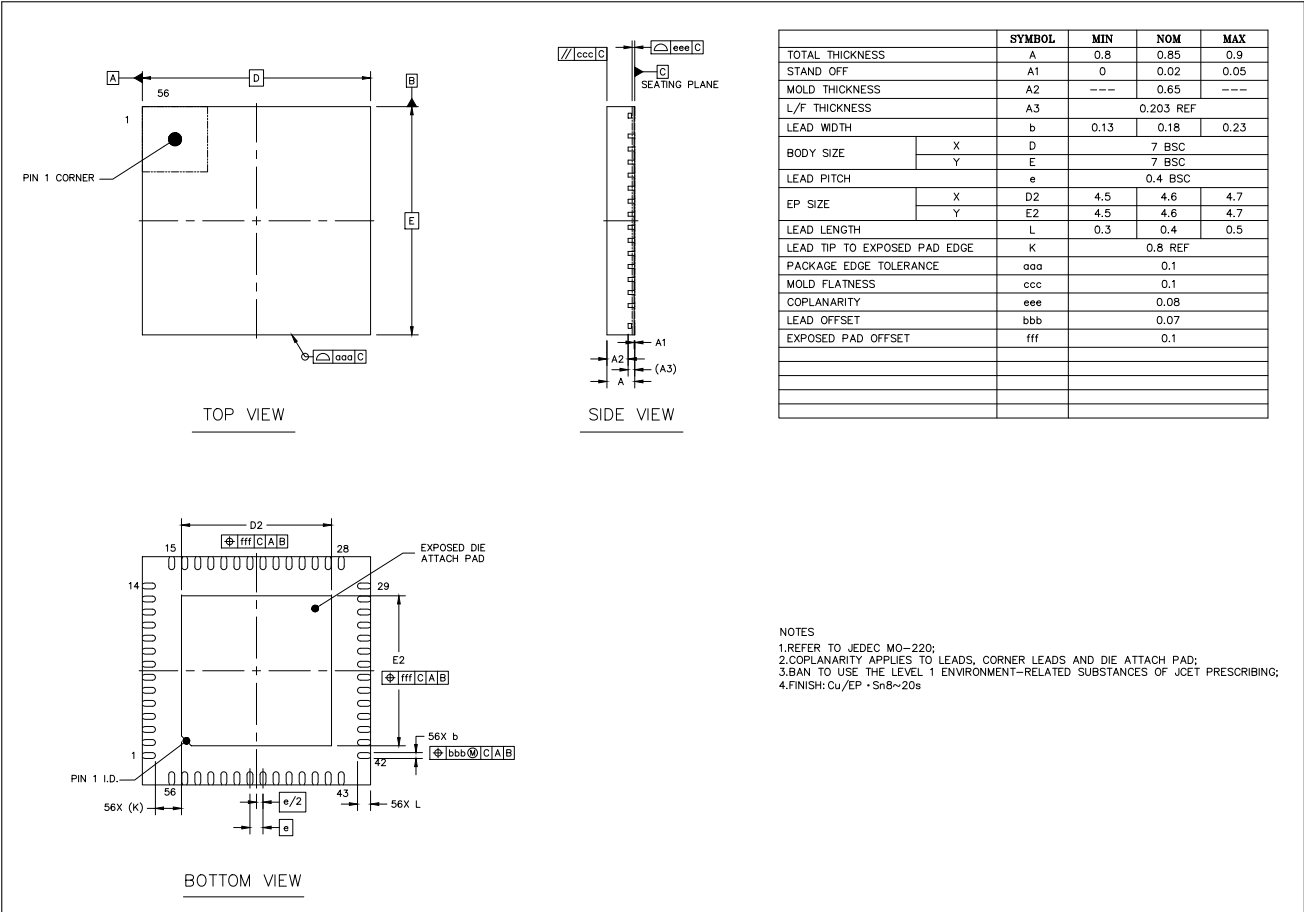


图 7-2. QFN56 (7×7 mm) 封装，用于 ESP32-S2FN4R2

ESP32-S2 管脚总览

表 7-1. 管脚总览

管脚序号	管脚名称	管脚类型	供电管脚	管脚配置		RTC IO MUX 功能		模拟功能		IO MUX 功能									
				复位时	复位后	F0	F3	F0	F1	F0	类型	F1	类型	F2	类型	F3	类型	F4	类型
1	VDDA	电源																	
2	LNA_IN	模拟																	
3	VDD3P3	电源																	
4	VDD3P3	电源																	
5	GPIO0	IO	VDD3P3_RTC_IO	WPU, IE	WPU, IE	RTC_GPIO0	sar_i2c_scl_0			GPIO0	I/O/T	GPIO0	I/O/ T						
6	GPIO1	IO	VDD3P3_RTC_IO	IE	IE	RTC_GPIO1	sar_i2c_sda_0	TOUCH1	ADC1_CH0	GPIO1	I/O/T	GPIO1	I/O/T						
7	GPIO2	IO	VDD3P3_RTC_IO	IE	IE	RTC_GPIO2	sar_i2c_scl_1	TOUCH2	ADC1_CH1	GPIO2	I/O/T	GPIO2	I/O/T						
8	GPIO3	IO	VDD3P3_RTC_IO			RTC_GPIO3	sar_i2c_sda_1	TOUCH3	ADC1_CH2	GPIO3	I/O/T	GPIO3	I/O/T						
9	GPIO4	IO	VDD3P3_RTC_IO			RTC_GPIO4		TOUCH4	ADC1_CH3	GPIO4	I/O/T	GPIO4	I/O/T						
10	GPIO5	IO	VDD3P3_RTC_IO			RTC_GPIO5		TOUCH5	ADC1_CH4	GPIO5	I/O/T	GPIO5	I/O/T						
11	GPIO6	IO	VDD3P3_RTC_IO			RTC_GPIO6		TOUCH6	ADC1_CH5	GPIO6	I/O/T	GPIO6	I/O/T						
12	GPIO7	IO	VDD3P3_RTC_IO			RTC_GPIO7		TOUCH7	ADC1_CH6	GPIO7	I/O/T	GPIO7	I/O/T						
13	GPIO8	IO	VDD3P3_RTC_IO			RTC_GPIO8		TOUCH8	ADC1_CH7	GPIO8	I/O/T	GPIO8	I/O/T			SUBSPICS1	O/T		
14	GPIO9	IO	VDD3P3_RTC_IO		IE	RTC_GPIO9		TOUCH9	ADC1_CH8	GPIO9	I/O/T	GPIO9	I/O/T			SUBSPIHD	I/O/T	FSPiHD	I/O/T
15	GPIO10	IO	VDD3P3_RTC_IO		IE	RTC_GPIO10		TOUCH10	ADC1_CH9	GPIO10	I/O/T	GPIO10	I/O/T	FSPiO4	I/O/T	SUBSPICS0	O/T	FSPICSO	I/O/T
16	GPIO11	IO	VDD3P3_RTC_IO		IE	RTC_GPIO11		TOUCH11	ADC2_CH0	GPIO11	I/O/T	GPIO11	I/O/T	FSPiO5	I/O/T	SUBSPID	I/O/T	FSPiD	I/O/T
17	GPIO12	IO	VDD3P3_RTC_IO		IE	RTC_GPIO12		TOUCH12	ADC2_CH1	GPIO12	I/O/T	GPIO12	I/O/T	FSPiO6	I/O/T	SUBSPICLK	O/T	FSPICLK	I/O/T
18	GPIO13	IO	VDD3P3_RTC_IO		IE	RTC_GPIO13		TOUCH13	ADC2_CH2	GPIO13	I/O/T	GPIO13	I/O/T	FSPiO7	I/O/T	SUBSPIQ	I/O/T	FSPiQ	I/O/T
19	GPIO14	IO	VDD3P3_RTC_IO		IE	RTC_GPIO14		TOUCH14	ADC2_CH3	GPIO14	I/O/T	GPIO14	I/O/T	FSPiDQS	O/T	SUBSPIWP	I/O/T	FSPiWP	I/O/T
20	VDD3P3_RTC	电源																	
21	XTAL_32K_P	IO	VDD3P3_RTC_IO			RTC_GPIO15		XTAL_32K_P	ADC2_CH4	GPIO15	I/O/T	GPIO15	I/O/T	UORTS	O				
22	XTAL_32K_N	IO	VDD3P3_RTC_IO			RTC_GPIO16		XTAL_32K_N	ADC2_CH5	GPIO16	I/O/T	GPIO16	I/O/T	UOCTS	I				
23	DAC_1	IO	VDD3P3_RTC_IO		IE	RTC_GPIO17		DAC_1	ADC2_CH6	GPIO17	I/O/T	GPIO17	I/O/T	U1TXD	O				
24	DAC_2	IO	VDD3P3_RTC_IO		IE	RTC_GPIO18		DAC_2	ADC2_CH7	GPIO18	I/O/T	GPIO18	I/O/T	U1RXD	I	CLK_OUT3	O		
25	GPIO19	IO	VDD3P3_RTC_IO			RTC_GPIO19		USB_D-	ADC2_CH8	GPIO19	I/O/T	GPIO19	I/O/T	U1RTS	O	CLK_OUT2	O		
26	GPIO20	IO	VDD3P3_RTC_IO			RTC_GPIO20		USB_D+	ADC2_CH9	GPIO20	I/O/T	GPIO20	I/O/T	U1CTS	I	CLK_OUT1	O		
27	VDD3P3_RTC_IO	电源																	
28	GPIO21	IO	VDD3P3_RTC_IO			RTC_GPIO21				GPIO21	I/O/ T	GPIO21	I/O/T						
29	SPICS1	IO	VDD_SPI	WPU, IE	WPU, IE					SPICS1	O/T	GPIO26	I/O/T						
30	VDD_SPI	电源																	
31	SPIHD	IO	VDD_SPI	WPU, IE	WPU, IE					SPIHD	I/O/T	GPIO27	I/O/T						
32	SPIWP	IO	VDD_SPI	WPU, IE	WPU, IE					SPIWP	I/O/T	GPIO28	I/O/T						
33	SPICS0	IO	VDD_SPI	WPU, IE	WPU, IE					SPICS0	O/T	GPIO29	I/O/T						
34	SPICLK	IO	VDD_SPI	WPU, IE	WPU, IE					SPICLK	O/T	GPIO30	I/O/T						
35	SPIQ	IO	VDD_SPI	WPU, IE	WPU, IE					SPIQ	I/O/T	GPIO31	I/O/T						
36	SPID	IO	VDD_SPI	WPU, IE	WPU, IE					SPID	I/O/T	GPIO32	I/O/T						
37	GPIO33	IO	VDD_SPI/VDD3P3_CPU		IE					GPIO33	I/O/T	GPIO33	I/O/T	FSPiHD	I/O/T	SUBSPiHD	I/O/T	SPIIO4	I/O/T
38	GPIO34	IO	VDD_SPI/VDD3P3_CPU		IE					GPIO34	I/O/T	GPIO34	I/O/T	FSPICSO	I/O/T	SUBSPICS0	O/T	SPIIO5	I/O/T
39	GPIO35	IO	VDD_SPI/VDD3P3_CPU		IE					GPIO35	I/O/T	GPIO35	I/O/T	FSPiD	I/O/T	SUBSPID	I/O/T	SPIIO6	I/O/T
40	GPIO36	IO	VDD_SPI/VDD3P3_CPU		IE					GPIO36	I/O/T	GPIO36	I/O/T	FSPICLK	I/O/T	SUBSPICLK	O/T	SPIIO7	I/O/T
41	GPIO37	IO	VDD_SPI/VDD3P3_CPU		IE					GPIO37	I/O/T	GPIO37	I/O/T	FSPiQ	I/O/T	SUBSPIQ	I/O/T	SPiDQS	I/O/T
42	GPIO38	IO	VDD3P3_CPU		IE					GPIO38	I/O/T	GPIO38	I/O/T	FSPiWP	I/O/T	SUBSPiWP	I/O/T		
43	MTCK	IO	VDD3P3_CPU		IE					MTCK	I	GPIO39	I/O/T	CLK_OUT3	O	SUBSPICS1	O/T		
44	MTDO	IO	VDD3P3_CPU		IE					MTDO	O/T	GPIO40	I/O/T	CLK_OUT2	O				
45	VDD3P3_CPU	电源																	
46	MTDI	IO	VDD3P3_CPU		IE					MTDI	I	GPIO41	I/O/T	CLK_OUT1	O				
47	MTMS	IO	VDD3P3_CPU		IE					MTMS	IO	GPIO42	I/O/T						
48	U0TXD	IO	VDD3P3_CPU	WPU, IE	WPU, IE					U0TXD	O	GPIO43	I/O/T	CLK_OUT1	O				
49	U0RXD	IO	VDD3P3_CPU	WPU, IE	WPU, IE					U0RXD	I	GPIO44	I/O/T	CLK_OUT2	O				
50	GPIO45	IO	VDD3P3_CPU	WPD, IE	WPD, IE					GPIO45	I/O/T	GPIO45	I/O/T						
51	VDDA	电源																	
52	XTAL_N	模拟																	
53	XTAL_P	模拟																	
54	VDDA	电源																	
55	GPIO46	IO	VDD3P3_CPU	WPD, IE	WPD, IE					GPIO46	I	GPIO46	I						
56	CHIP_PU	模拟	VDD3P3_RTC_IO																

* 更多信息，详见章节 2 管脚。高亮 的单元格，请参考章节 2.3.4 GPIO 和 RTC_GPIO 的限制。

技术规格书版本号管理

技术规格书版本	状态	水印	定义
v0.1 ~ v0.5（不包括 v0.5）	草稿	Confidential	该技术规格书正在完善。对应产品处于设计阶段，产品规格如有变更，恕不另行通知。
v0.5 ~ v1.0（不包括 v1.0）	初步发布	Preliminary	该技术规格书正在积极更新。对应产品处于验证阶段，产品规格可能会在量产前变更，并记录在技术规格书的修订历史中。
v1.0 及更高版本	正式发布	—	该技术规格书已公开发布。对应产品已量产，产品规格已最终确定，重大变更将通过 产品变更通知 (PCN) 进行通知。
任意版本	—	不推荐用于新设计 (NRND) ¹	该技术规格书更新频率较低，对应产品不推荐用于新设计。
任意版本	—	停产 (EOL) ²	该技术规格书不再维护，对应产品已停产。

¹ 技术规格书涵盖的所有产品型号均不推荐用于新设计时，封面才会添加水印。

² 技术规格书涵盖的所有产品型号均停产时，封面才会添加水印。

词汇表

模块

芯片内部用于扩展功能的一个单元，例如加密模块、射频模块 [2](#)

外设

芯片内部用于与外界通讯的硬件组件或子系统 [2](#)

封装外 flash

位于芯片封装外部的 flash [15](#)

strapping 管脚

芯片上电时用于某些配置的一种 GPIO 管脚，可在芯片复位后重新配置为普通 GPIO [27](#)

eFuse 参数

存储在芯片内 eFuse 存储器中的参数。可以通过写 EFUSE_PGM_DATA $\overline{n}$ _REG 寄存器设置，通过读取与参数同名的寄存器字段获得具体值 [27](#)

SPI boot 模式

从 SPI flash 中加载和执行现有代码的启动模式 [28](#)

joint download boot 模式

通过 UART 或其他接口（见表 [3-3 芯片启动模式控制](#) > 注释）下载代码到 flash 中、并从 flash 或 SRAM 中加载和执行下载代码的启动模式 [28](#)

相关文档和资源

相关文档

- [《ESP32-S2 技术参考手册》](#) – 提供 ESP32-S2 芯片的存储器和外设的详细使用说明。
- [《ESP32-S2 硬件设计指南》](#) – 提供基于 ESP32-S2 芯片的产品设计规范。
- [《ESP32-S2 系列芯片勘误表》](#) – 描述 ESP32-S2 系列芯片的已知错误。
- 证书
<https://espressif.com/zh-hans/support/documents/certificates>
- ESP32-S2 产品/工艺变更通知 (PCN)
<https://espressif.com/zh-hans/support/documents/pcns?keys=ESP32-S2>
- ESP32-S2 公告 – 提供有关安全、bug、兼容性、器件可靠性的信息
<https://espressif.com/zh-hans/support/documents/advisories?keys=ESP32-S2>
- 文档更新和订阅通知
<https://espressif.com/zh-hans/support/download/documents>

开发者社区

- [《ESP32-S2 ESP-IDF 编程指南》](#) – ESP-IDF 开发框架的文档中心。
- ESP-IDF 及 GitHub 上的其它开发框架
<https://github.com/espressif>
- ESP32 论坛 – 工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。
<https://esp32.com/>
- ESP-FAQ – 由乐鑫官方推出的针对常见问题的总结。
https://espressif.com/projects/esp-faq/zh_CN/latest/index.html
- The ESP Journal – 分享乐鑫工程师的最佳实践、技术文章和工作随笔。
<https://blog.espressif.com/>
- SDK 和演示、App、工具、AT 等下载资源
<https://espressif.com/zh-hans/support/download/sdks-demos>

产品

- ESP32-S2 系列芯片 – ESP32-S2 全系列芯片。
<https://espressif.com/zh-hans/products/socs?id=ESP32-S2>
- ESP32-S2 系列模组 – ESP32-S2 全系列模组。
<https://espressif.com/zh-hans/products/modules?id=ESP32-S2>
- ESP32-S2 系列开发板 – ESP32-S2 全系列开发板。
<https://espressif.com/zh-hans/products/devkits?id=ESP32-S2>
- ESP Product Selector (乐鑫产品选型工具) – 通过筛选性能参数、进行产品对比快速定位您所需要的产品。
<https://products.espressif.com/#/product-selector?language=zh>

联系我们

- 商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品 (线上商店)、成为供应商、意见与建议
<https://espressif.com/zh-hans/contact-us/sales-questions>

修订历史

日期	版本	发布说明
2026.07	v1.9	- 在封面和章节 1 ESP32-S2 系列型号对比 中将芯片型号 ESP32-S2FH2 标记为停产； - 在章节 4 功能描述 中，将数字签名模块更名为 RSA 数字签名外设 (RSA_DS)。
2025.11	v1.8	- 升级文档模版； - 更新了 coremark 数据。
2024.07	v1.7	- 根据 PCN20240602，芯片版本 v0.0 升级为芯片版本 v1.0； - 在产品特性和章节 4.2.2.1 ADC 更新 SAR ADC 的精度； - 更新章节 6.1 Wi-Fi 射频； - 在附录 A.1. IO MUX 中更新管脚 DAC_2 复位后的配置。
2023.02	v1.6	- 新增表 3-2 Strapping 管脚的时序参数说明 和图 3-1 Strapping 管脚的时序参数图； - 在章节 4 功能描述 增加技术参考手册的链接； - 在表 5-1 绝对最大额定值 中增加 IO 输出总电流。
2022.12	v1.5	- 删除特性“支持外部功率放大器”； - 在章节 4.1.1.1 CPU 增加 Xtensa® 指令集架构 (ISA) 的说明； - 在章节 7 封装 新增 ESP32-S2FN4R2 的封装图。
2022.09	v1.4	- 更新图 ESP32-S2 功能框图，显示功耗模式； - 在产品特性中增加 CoreMark 分数； - 在章节 4.1.3.1 CPU 时钟 增加外置主晶振时钟的说明； - 增加表 4-1 SPI 信号总线与芯片管脚的映射关系表； - 增加章节 4.1.1.3 DMA 控制器； - 在章节 4.1.1.2 超低功耗协处理器 增加 ULP 协处理器的时钟； - 在表 建议工作条件 中增加第三条说明； - 更新章节 5.6 功耗特性； - 更新章节学习资源，并更名为 7； - 其他措辞更新。
2021.06	v1.3	- 增加芯片型号 ESP32-S2R2； - 更新表 5-11 可靠性认证； - 在章节 7 封装 新增推荐 PCB 封装图的链接 - 增加章节 7； - 其他微小改动。

见下页

接上页

日期	版本	发布说明
2021.02	v1.2	● 增加芯片型号 ESP32-S2FN4R2； ● 增加章节 4.2.1.12 双线汽车接口 相关信息； ● 将表 1-1 ESP32-S2 系列芯片对比 的工作温度更新为环境温度； ● 更新表 5-7 不同 RF 模式下的 Wi-Fi 功耗； ● 在表 5-9 低功耗模式下的功耗 中增加 ULP-FSM 和 ULP-RISC-V 各自处于工作工作状态时的功耗。
2020.09	v1.1	● 增加芯片型号 ESP32-S2FH2、ESP32-S2FH4； ● 增加章节 1ESP32-S2 系列型号对比。
2020.04	v1.0	● 修改表 Strapping Pins 下方第二条说明。 ● 将章节 4.1.3.1 RTC 时钟 中内置 RC 振荡器的频率由 150 kHz 改为 90 kHz； ● 将章节 4.1.1.2 超低功耗协处理器 中 RISC-V 改为 RISC-V，ULP-RISC-V 改为 ULP-RISC-V； ● 修改表 5-9 低功耗模式下的功耗 中几个功耗典型值； ● 在表 5-4 直流电气特性 (3.3 V, 25 °C) 下方增加关于 V_{OH} 和 V_{OL} 的说明； ● 增加表 5-11 可靠性认证； ● 其他微小改动。
2019.11	v0.4	● 更新章节 4.1.1.2 超低功耗协处理器； ● 更新章节 4.1.3.2 系统定时器； ● 更新表 2.3.5 外设管脚分配； ● 增加文档反馈链接； ● 修正格式问题； ● 其他微小改动。
2019.08	v0.3	全面更新。
2019.06	v0.2	● 更新图 2-2 ESP32-S2 电源管理； ● 更新章节 3 启动配置项； ● 更新图 4-1 地址映射结构； ● 更新章节 5 电气特性。
2019.04	v0.1	预发布版本。



免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2026 乐鑫信息科技（上海）股份有限公司。保留所有权利。

www.espressif.com